

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Yoshinori OGAWA and Shigeki TANAKA
Application No.: New Application
Filed: December 5, 2003
For: LIQUID CRYSTAL DISPLAY DEVICE AND DRIVING METHOD
THEREOF

PRIORITY LETTER

December 5, 2003

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sirs:

Pursuant to the provisions of 35 U.S.C. 119, enclosed is/are a certified copy of the following priority document(s).

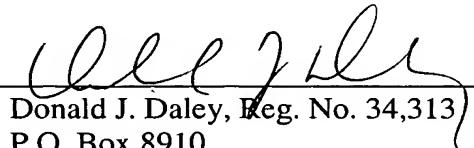
<u>Application No.</u>	<u>Date Filed</u>	<u>Country</u>
2002-358429	December 10, 2002	JAPAN

In support of Applicant's priority claim, please enter this document into the file.

Respectfully submitted,

HARNESS, DICKY, & PIERCE, P.L.C.

By


Donald J. Daley, Reg. No. 34,313
P.O. Box 8910
Reston, Virginia 20195
(703) 668-8000

DJDjj

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 1 0 日
Date of Application:

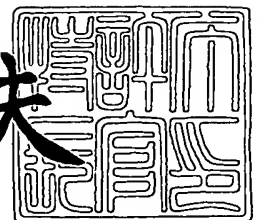
出 願 番 号 特 願 2 0 0 2 - 3 5 8 4 2 9
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 5 8 4 2 9]

出 願 人 シャープ株式会社
Applicant(s):

2 0 0 3 年 1 1 月 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 9 1 1 8 9

【書類名】 特許願

【整理番号】 02J03838

【提出日】 平成14年12月10日

【あて先】 特許庁長官 殿

【国際特許分類】 G02F 1/13

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 小川 嘉規

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 田中 茂樹

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置およびその駆動方法

【特許請求の範囲】

【請求項 1】

複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置において、

前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴とする液晶表示装置。

【請求項 2】

各画素の前記共通電極は複数のグループに振り分けられ、

前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素容量として画素毎に少なくとも第 1 の画素容量と第 2 の画素容量とが設けられ、

前記共通電極電圧調整手段は、第 1 の画素容量に対応した共通電極へ供給する共通電極電圧と第 2 の画素容量に対応した共通電極へ供給する共通電極電圧とを独立に調整可能であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

第 2 画素容量に対応した共通電極は複数のグループに振り分けられ、

前記共通電極電圧供給手段は、第 1 画素容量に対応した共通電極に各画素で共通の対向電極電圧を供給する一方、第 2 画素容量に対応した共通電極に供給する共通電極電圧を前記グループごとに独立に調整可能であることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

第 1 画素容量に対応した共通電極および第 2 画素容量に対応した共通電極はそ

それぞれ複数のグループに振り分けられ、

前記共通電極電圧供給手段は、第 1 画素容量に対応した共通電極に供給する共通電極電圧および第 2 画素容量に対応した共通電極に供給する共通電極電圧をそれぞれ前記グループごとに独立に調整可能であることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記グループ分けは、1 を含む n 走査線 (n は正の整数) ごとに行われていることを特徴とする請求項 2、4 または 5 の何れか 1 項に記載の液晶表示装置。

【請求項 7】

前記共通電極電圧供給手段は、前記走査線の並び方向における一方側の走査線に対応したグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における他方側の走査線に対応したグループには前記基準共通電極電圧とは異なる値の共通電極電圧を供給することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記共通電極電圧供給手段は、前記走査線の並び方向における中央部の走査線に対応した第 1 のグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における、一端側の走査線に対応する第 2 のグループには前記基準共通電極電圧よりも高い共通電極電圧を供給し、他端側の走査線に対応する第 3 のグループには前記基準共通電極電圧よりも低い共通電極電圧を供給することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 9】

前記信号線に表示信号電圧を供給する信号線駆動手段を備え、

前記共通電極電圧供給手段は前記信号線駆動手段に内蔵されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

前記共通電極電圧供給手段は、前記走査線の並び方向における一端側から中央側に向かって、画素の輝度が暗または明のうちの一方方向へ漸次変化していくように、

前記グループへ供給する共通電極電圧を調整することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 1 1】

前記共通電極電圧供給手段は、共通電極電圧の調整量を入力操作可能な入力操作手段を備えていることを特徴とする請求項 1 から 9 の何れか 1 項に記載の液晶表示装置。

【請求項 1 2】

前記走査線を駆動する走査線駆動手段と、

前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えていることを特徴とする請求項 1 から 1 1 の何れか 1 項に記載の液晶表示装置。

【請求項 1 3】

前記基準電圧生成手段は、前記走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整することを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記基準電圧の調整量を記憶する補正情報記憶手段を備え、

前記基準電圧生成手段は、前記補正情報記憶手段に記憶された調整量に基づいて、前記基準電圧の調整動作を行うことを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 5】

前記基準電圧生成手段は、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるように、前記基準電圧を調整することを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 6】

前記基準電圧生成手段は、走査線の並び方向における一方側である第 1 の画素の並びと他方側である第 2 の画素の並びとこれら両者の間である第 3 の画素の並びとにそれぞれ異なるガンマ特性が得られ、かつ第 3 の画素の並びのガンマ特性が第 1 の画素の並びのガンマ特性と第 2 の画素の並びのガンマ特性との間の特

性となるように、前記基準電圧を調整することを特徴とする請求項 13 に記載の液晶表示装置。

【請求項 17】

複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、

前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴とする液晶表示装置の駆動方法。

【請求項 18】

各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整することを特徴とする請求項 17 に記載の液晶表示装置の駆動方法。

【請求項 19】

表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整することを特徴とする請求項 17 または 18 に記載の液晶表示装置の駆動方法。

【請求項 20】

走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整することを特徴とする請求項 19 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置およびその駆動方法に関し、特に視野角の拡大を図った構成に関するものである。

【0002】

【従来の技術】

液晶ディスプレイ（LCD）はコンパクト性、低消費電力性等の特長によって需要が拡大しつつある。また、LCDは機能的にも大画面化、高精細化、多階調化に向け商品開発が進められている。

【0003】

しかしながら、LCDはCRT等に比べて視野角、特に上下方向の視野角が狭い点が技術的課題となっている。この課題について以下に説明する。

【0004】

例えば、現在、OA（Office Automation）用として多用されているノーマリーホワイトの透過型TN（ツイストネマティック）方式のLCDでは、液晶に印加する電圧を変えることで輝度を制御している。即ち、液晶は偏光軸が直交するように配された2枚の偏光板に挟まれており、この液晶に印加する電圧を変えることで液晶分子の配向状態を変え、これにより、入射側の偏光板で直線偏光された光を楕円偏光させ、出射側の偏光軸方向の光のみを透過させることで輝度を制御している。

【0005】

また、OA用のLCDでは、薄膜トランジスタ（TFT）側とカラーフィルタ（CF）側とでそれぞれ図42（a）に示すような方向で配向膜にラビング処理が施され、これによってその方向に液晶分子を配向させている。

【0006】

液晶は電圧を印加していないと、液晶分子が寝た状態（横になった状態）で捻れて配向する一方、電圧を印加すると液晶分子が縦方向に配向してくる。また、液晶分子は長軸方向と短軸方向とで屈折率が異なる。このため、液晶分子が寝た状態では光の伝播面で屈折率の異方性が生じるのに対し、立った状態では等方的になる。したがって、液晶への印加電圧により光の偏光の回転が異なる。この偏光の回転量は液晶分子の屈折率異方性（長軸方向の屈折率－短軸方向の屈折率）と液晶セルのギャップの積（リターデーション）で規定される。

【0007】

液晶分子を図42（a）の方向に配向させると、図42（b）に示すように、液晶分子は捻れた状態の配向となるため、リターデーションの異方性が現れる。

この場合、図42(c)に示すように、左右方向は比較的対称な配向であるため、視野角も比較的広くなる。これに対し、図42(d)に示すように、上下方向は液晶分子の配向の非対称性が著しいため、視野角が狭くなる。即ち、液晶分子は、上側からみると横になった状態に見え、下側からみると立った状態に見える。その結果、上視野($\theta < 0^\circ$)からは黒レベルの浮き出しが顕著となり、下視野($\theta > 0^\circ$)からは、図43に示すように、階調逆転が問題となる。この問題は、中間調が多用されるフルカラーのLCDにおいて特に顕著となる。

【0008】

従来のLCDでの広視野角化は、TFTの形成工程および液晶パネルの製造工程の管理にさらなる注意を要し、かつ製造工程が複雑となり、結果的に歩留りの低下ひいてはコストの増大をもたらすという欠点がある。

【0009】

この問題を解決する方法として、特開平6-194655号公報には、ラビング処理や配向膜を不要とする液晶表示装置の製造方法が開示されている。

【0010】

この製造方法においては、セルの全面に亘って各々の配向方向がランダムかつ微小なミクロドメインの集合であるマルチドメイン液晶を利用し、表示画面全体において均一で視角依存性のない表示が得られるようにしている。

【0011】

【特許文献1】

特開平6-194655号公報（公開日平成06年07月15日）

【0012】

【発明が解決しようとする課題】

ところが、上記従来の構成では、マルチドメイン液晶を利用し、表示画面全体において均一で視角依存性のない表示が得られるようにしているものの、マルチドメイン液晶全体においてこのような表示状態が得られる配向を完全に保証するのは困難であるという問題点を有している。

【0013】

したがって、本発明は、適切に広視野角表示を可能とする液晶表示装置および

その駆動方法の提供を目的としている。

【0014】

【課題を解決するための手段】

上記の課題を解決するために、本発明の液晶表示装置は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置において、前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴としている。

【0015】

また、本発明の液晶表示装置の駆動方法は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴としている。

【0016】

上記の構成によれば、共通電極に供給する共通電極電圧を適宜調整することにより、表示画面に対する任意の位置からの視野角が広視野角となるように、画素の輝度の調整や画素の色変化の補正を行うことができる。これにより、適切に広視野角表示が可能となる。

【0017】

また、上記のように、画素の輝度の調整や画素の色変化の補正は、共通電極に供給する共通電極電圧を調整することにより行っているため、TFT製造工程を複雑にすること、あるいは駆動回路を作り変えることが不要である。したがって、低コストの構成にて高機能の液晶表示装置を得ることができる。さらに、液晶

材料や液晶表示装置の特性に合わせて視角による色変化の補正を容易に行うことができるので、特性の異なる種々の液晶表示装置にも対応可能である。

【0018】

上記の液晶表示装置において、各画素の前記共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能である構成としてもよい。

【0019】

また、上記の液晶表示装置の駆動方法は、各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整する構成としてもよい。

【0020】

上記の構成によれば、例えば上下方向での画面を見る位置によって視野角が異なるという特性の液晶表示装置に対して、共通電極を上記のようにグループ分けし、グループごとに共通電極電圧を調整することにより、例えば上下方向での画面を見る位置での視野角を適切に調整することができる。

【0021】

上記の液晶表示装置は、前記画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられ、前記共通電極電圧調整手段は、第1の画素容量に対応した共通電極へ供給する共通電極電圧と第2の画素容量に対応した共通電極へ供給する共通電極電圧とを独立に調整可能である構成としてもよい。

【0022】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置に対して、適切な共通電極電圧の調整が可能となる。

【0023】

上記の液晶表示装置において、第2画素容量に対応した共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、第1画素容量に対応した共通電極に各画素で共通の対向電極電圧を供給する一方、第2画素容量に対応した共通電極に供給する共通電極電圧を前記グループごとに独立に調整可能である構

成としてもよい。

【0024】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置の共通電極に供給する共通電極電圧を簡単な構成にて調整可能である。

【0025】

上記の液晶表示装置において、第1画素容量に対応した共通電極および第2画素容量に対応した共通電極はそれぞれ複数のグループに振り分けられ、前記共通電極電圧供給手段は、第1画素容量に対応した共通電極に供給する共通電極電圧および第2画素容量に対応した共通電極に供給する共通電極電圧をそれぞれ前記グループごとに独立に調整可能である構成としてもよい。

【0026】

画素容量として画素毎に少なくとも第1の画素容量と第2の画素容量とが設けられているマルチドメイン液晶表示装置の共通電極に供給する共通電極電圧についての、即ち画素の表示状態についてのきめ細かな制御が可能となる。

【0027】

上記の液晶表示装置において、前記グループ分けは、1を含む n 走査線（ n は正の整数）ごとに行われている構成としてもよい。

【0028】

上記の液晶表示装置において、前記共通電極電圧供給手段は、前記走査線の並び方向における中央部の走査線に対応した第1のグループに供給する共通電極電圧を基準共通電極電圧とし、前記走査線の並び方向における、一端側の走査線に対応する第2のグループには前記基準共通電極電圧よりも高い共通電極電圧を供給し、他端側の走査線に対応する第3のグループには前記基準共通電極電圧よりも低い共通電極電圧を供給する構成としてもよい。

【0029】

上記の構成によれば、走査線の並び方向における中央部の走査線に対応した第1のグループ、一端側の走査線に対応する第2のグループ、および他端側の走査線に対応する第3のグループにおいて表示特性が異なる液晶表示装置、例えば画

面の上下方向等、走査線の並び方向に分割した3個の領域において表示特性が異なる液晶表示装置に対して、広視野角を得るための適切な調整が可能となる。

【0030】

上記の液晶表示装置は、前記信号線に表示信号電圧を供給する信号線駆動手段を備え、前記共通電極電圧供給手段が前記信号線駆動手段に内蔵されている構成としてもよい。

【0031】

上記の液晶表示装置において、前記共通電極電圧供給手段は、前記走査線の並び方向における一端側から中央側に向かって、画素の輝度が暗または明のうちの一方へ漸次変化していくように、前記グループへ供給する共通電極電圧を調整する構成としてもよい。

【0032】

上記の構成によれば、例えば画面の上下方向等、走査線の並び方向における一端側から中央側に向かって、画素の輝度が暗または明のうちの一方へ漸次変化していくような特性を有する液晶表示装置に対して、広視野角が得られるように適切に輝度を調整することができる。

【0033】

上記の液晶表示装置において、前記共通電極電圧供給手段は、共通電極電圧の調整量を入力操作可能な入力操作手段を備えている構成としてもよい。

【0034】

上記の構成によれば、例えば、液晶表示装置に設けられた操作のつまみ等（入力操作手段）を備えた構成とし、共通電極電圧の調整を容易にすることができる。

【0035】

上記の液晶表示装置は、前記走査線を駆動する走査線駆動手段と、前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えている構成としてもよい。

【0036】

また、上記の液晶表示装置の駆動方法は、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整する構成としてもよい。

【0037】

上記の構成によれば、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整するようにしているので、多数の階調電圧を多数の抵抗素子やスイッチにより生成する構成に対して、階調表示のための回路の合理化や共有化により、同回路を簡素化することができる。

【0038】

上記の液晶表示装置において、前記基準電圧生成手段は、前記走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整する構成としてもよい。

【0039】

上記の液晶表示装置の駆動方法は、走査線方向への画素の各並びにおける任意の並びにおいて所定のガンマ特性が得られるように前記基準電圧を調整する構成としてもよい。

【0040】

上記の構成によれば、画素の輝度に加えて、走査線方向への画素の並びにおいて所定のガンマ特性が得られるので、さらに良好な表示が可能となる。

【0041】

上記の液晶表示装置は、前記基準電圧の調整量を記憶する補正情報記憶手段を備え、前記基準電圧生成手段は、前記補正情報記憶手段に記憶された調整量に基づいて、前記基準電圧の調整動作を行う構成としてもよい。

【0042】

上記の構成によれば、ガンマ特性の調整は、補正情報記憶手段に記憶された調整量を書き換えることにより容易に行うことができる。

【0043】

上記の液晶表示装置において、前記基準電圧生成手段は、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるように、前記基準電圧を調整する構成としてもよい。

【 0 0 4 4 】

上記の構成によれば、走査線の並び方向における一方側の画素の並びと他方側の画素の並びとに異なるガンマ特性が得られるので、表示状態についてさらにきめの細かい調整が可能となる。

【 0 0 4 5 】

上記の液晶表示装置において、前記基準電圧生成手段は、走査線の並び方向における一方側である第 1 の画素の並びと他方側である第 2 の画素の並びとこれら両者の間である第 3 の画素の並びとにそれぞれ異なるガンマ特性が得られ、かつ第 3 の画素の並びのガンマ特性が第 1 の画素の並びのガンマ特性と第 2 の画素の並びのガンマ特性との間の特性となるように、前記基準電圧を調整する構成としてもよい。

【 0 0 4 6 】

表示画面の上下方向等、走査線の並び方向において、ガンマ特性を適切調整可能となり、さらに良好な表示を行うことができる。

【 0 0 4 7 】

【発明の実施の形態】

〔実施の形態 1〕

本発明の実施の一形態を図面に基づいて以下に説明する。

図 2 は、本実施形態の液晶表示装置（T F T 液晶モジュール） 1 の構成を示すブロック図である。

【 0 0 4 8 】

この液晶表示装置 1 は、機能的には画像を表示する液晶表示部とそれを駆動する液晶駆動部（液晶駆動回路）とに分かれる。上記液晶表示部は、T F T 方式の液晶パネル 8 を有している。液晶パネル 8 は、図示しない液晶表示素子と後述の対向電極 7 とを備えている。

【 0 0 4 9 】

上記液晶駆動回路は、ソースドライバ（信号線駆動手段） 2 およびゲートドライバ（走査線駆動手段） 3、コントローラ 4 および液晶駆動電源 5 を備えている。ソースドライバ 2 は I C (Integrated Circuit) からなる複数のソースドライバ

部 11、即ち第 1～第 n ソースドライバを備え、ゲートドライバ 3 は、同様に IC からなる複数のゲートドライバ部 12、即ち第 1～第 m 部ゲートドライバを備えている。

【0050】

ソースドライバ 2 およびゲートドライバ 3 は、一般的には、配線が形成されたフィルム上に先の IC チップを搭載した、例えば TCP (Tape Carrier Package) からなり、この TCP が液晶パネル 8 の ITO (Indium Tin Oxide; インジウムスズ酸化膜) 端子上に実装され、液晶パネル 8 と接続された構成となっている。あるいは、先の IC チップを ACF (Anisotropic Conductive Film; 異方性導電膜) を介して直接、液晶パネル 8 の ITO 端子に熱圧着して実装され、液晶パネル 8 と接続された構成となっている。

【0051】

コントローラ 4 は、ソースドライバ 2 に表示データ D および制御信号 (スタートパルス SP 等) を入力する一方、ゲートドライバ 3 には垂直同期信号 VS を入力する。さらに、ソースドライバ 2 およびゲートドライバ 3 に水平同期信号 LS を入力する。

【0052】

図 3 には上記液晶パネル 8 の構成を示す。液晶パネル 8 には、画素電極 21、画素容量 22、画素電極 21 への電圧印加をオン・オフ制御する TFT 23、ソースライン (信号線) 24、ゲートライン (走査線) 25 および対向電極 (共通電極) 7 が設けられている。ここで、画素電極 21、画素容量 22 および TFT 23 によって 1 画素分の液晶表示素子 A が構成される。

【0053】

対向電極 7 は、図 1 に示すように、1 を含む e 本 (e は正の整数) のゲートライン 25 ごとに順次、異なるグループに振り分けられている。あるいは、隣り合う複数本のゲートライン 25 ごとにグループ分けされている。これら各グループの対向電極 7 には、ソースドライバ 2 に内蔵された Vcom 調整回路 (共通電極電圧供給手段) 26 よりそれぞれ独立に対向電極電圧 C が与えられる。

【0054】

例えば、液晶パネル 8 の全ての対向電極 7 が、第 1 グループ 7 (A)、第 2 グループ 7 (B) および第 3 グループ 7 (C) にグループ振り分けられている場合、V c o m 調整回路 26 からは、これら第 1 ～第 3 グループの対向電極 7 に対して、それぞれ対向電極電圧 C 1, C 2, C 3 が与えられる。

【0055】

上記の構成において、液晶表示装置 1 における表示動作について説明する。外部から入力された表示データは、コントローラ 4 を介してデジタル信号である表示データ D としてソースドライバ 2 に入力される。ソースドライバ 2 は、入力された表示データ D を時分割して第 1 ソースドライバ～第 n ソースドライバにラッチし、その後、コントローラ 4 から入力される水平同期信号 L S に同期して D A 変換する。そして、時分割された表示データ D を D A 変換して成る階調表示用のアナログ電圧（以下、階調表示電圧と称する）を、ソースライン 24 を介して、液晶パネル 8 の対応する液晶表示素子に出力する。

【0056】

上記ソースライン 24 には、ソースドライバ 2 から、表示対象画素の明るさに応じた上記階調表示電圧が与えられる。一方、ゲートライン 25 には、ゲートドライバ 3 から、列方向に並んで T F T 23 を順次オンするような走査信号が与えられる。そして、オン状態の T F T 23 を介して、当該 T F T 23 のドレインに接続された対向電極 7 にソースライン 24 の階調表示電圧が印加され、対向電極 7 と画素電極 21 との間の画素容量 22 に蓄積される。こうして、液晶の光透過率を上記階調表示電圧に応じて変化させて画素表示が行なわれる。また、本実施の形態においてはソースドライバに内蔵された V c o m 調整回路 26 より、第 1 グループ 7 (A)、第 2 グループ 7 (B) および第 3 グループ 7 (C) の 3 組の対向電極 7 にそれぞれ対向電極電圧 C 1, C 2, C 3 が与えられる。

【0057】

図 4 および図 5 には一般的な液晶駆動波形の一例を示す。同図において、31, 35 はソースドライバ 2 から出力される駆動波形であり、32, 36 はゲートドライバ 3 から出力される駆動波形である。また、33, 37 は対向電極 7 の電位であり、34, 38 は画素電極 21 の電圧波形である。なお、液晶層に印加され

る電圧は、画素電極 21 と対向電極 7 との電位差であり、図中においては斜線で示している。

【0058】

例えば、図 4 の場合には、ゲートドライバ 4 の駆動波形 32 のレベルが High レベルの期間だけ TFT 23 がオンし、ソースドライバ 3 の駆動波形 31 と対向電極 7 の電位 33 との差の電圧が画素電極 21 に印加される。その後、ゲートドライバ 4 の駆動波形 32 のレベルは Low レベルとなり、TFT 23 はオフ状態となる。この場合、画素には画素容量 22 が存在するために、上述の電圧が維持される。

【0059】

図 5 の場合の動作も同様である。但し、図 4 と図 5 とでは液晶層に印加される電圧が異なり、図 4 の場合には図 5 の場合と比べて印加電圧が高くなっている。

【0060】

液晶表示装置 1 では、このように液晶層に印加する電圧をアナログ電圧として変化させることにより、液晶の光透過率をアナログ的に変化させ、多階調表示を実現している。

【0061】

さらに、液晶表示装置 1 は、特に上下方向による液晶の配向の非対称性が著しく、視野角が狭くなるという問題に対し、前述のように、対向電極 7 を複数のグループ（7（A），7（B），7（C）…）に分割し、ソースドライバ 2 が備える Vcom 調整回路 26 から上記各グループの対向電極 7 に対して異なる対向電極電圧 C1，C2，C3…を印加する構成となっている。これにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。なお、本実施の形態において、「視角」は表示画面の法線に対する視線（視軸）のなす角度として使用している。また、「最適視野」は、見る人の視線方向において画面の見える状態が均一になるような視野として使用している。

【0062】

図 6 は図 2 に示したソースドライバ 2 におけるソースドライバ部（第 n ソース

ドライバ) 11の構成の一例を示すブロック図である。

【0063】

同図において、ソースドライバ部11では、表示画面での表示に必要な表示データD(DR、DG、DB)がシリアルに入力され、この表示データDを入力ラッチ回路47にて一時的にラッチする。その後、サンプリングメモリ回路42にて、上記シフトレジスタ回路41の各段の出力信号により、時分割で送られてくる表示データDをサンプリングし、次のホールドメモリ回路43の対応する段に出力する。Sはカスケード出力である。

【0064】

ホールドメモリ回路43は、液晶パネル8における各行に含まれる第1～第nの画素、即ち第1～第nのソースライン24にそれぞれ対応している。

【0065】

ホールドメモリ回路43に入力された表示データDは、水平同期信号LSによりラッチされる。これにより、次の水平同期信号LSが入力されるまで、ホールドメモリ回路43から出力される表示データDは固定される。

【0066】

ホールドメモリ回路43から出力される表示データDは、レベルシフト回路44で次段のDA変換回路45の信号処理レベルに合わせるための昇圧等のレベル変換が施され、DA変換回路45に入力される。

【0067】

基準電圧発生回路48は、参照電圧VRに基づき各レベルの基準電圧を発生させる。具体的には、画素に付与すべき電位が図示しない電源回路から入力されると、この電位を内部で分圧することにより、例えば64階調表示の場合に64種類の階調表示用電位を発生し、DA変換回路45に対して出力する。DA変換回路45では、レベルシフト回路44からの表示データDに応じた階調表示用電位を上記64種類の階調表示用電位の中から画素ごとに1つ選択し、出力回路46に対して出力する。

【0068】

出力回路46は、差動増幅器等からなる低インピーダンス変換部であり、液晶

パネル 8 の第 1 ～第 n のソースライン 24 それぞれに対して、DA 変換回路 45 で選択された階調表示用電位を付与する。この階調表示用電位は、水平同期信号 LS の 1 周期、即ち 1 水平同期期間維持され、次の水平同期期間には新たな表示データ D に応じた階調表示用電位が出力される。

【0069】

一方、ゲートドライバ 3 は、シフトレジスタ回路、レベルシフタ回路、および出力回路を含んでいる。ゲートドライバ 3 では、シフトレジスタ回路に水平同期信号 LS および垂直同期信号 VS が入力され、水平同期信号 LS をクロックとして垂直同期信号 VS をシフトレジスタ回路内の各段で順次転送させる。

【0070】

シフトレジスタ回路の各段からの出力は、液晶パネル 8 における各列に含まれる第 1 ～第 m の画素、つまり第 1 ～第 m のゲートライン 25 にそれぞれ対応している。シフトレジスタ回路の各段からの出力は、レベルシフタ回路でレベル変換されることにより、各画素が有する TFT 23 のゲートを制御できる電圧まで昇圧される。さらに、出力回路で低インピーダンス変換されて、出力回路から液晶パネル 8 の第 1 ～第 m のゲートライン 25 それぞれに対して出力される。このゲートドライバ 3 からの出力は走査信号となり、この走査信号により、液晶パネル 8 の各画素における TFT 23 のゲートのオン／オフが制御される。

【0071】

以下に、液晶表示装置 1 のソースドライバ部 11 の動作について説明する。コントローラ 4 から送られてくる表示データ D (DR、DG、DB) は各 6 ビットの値を有しており、入力ラッチ回路 47 にて一旦ラッチされる。

【0072】

シフトレジスタ回路 41 は、コントローラ 4 からスタートパルス信号 SP をシフト、すなわち転送する回路である。スタートパルス信号 SP は、コントローラ 4 の端子から出力され、シフトレジスタ回路 41 においてクロック信号 CK によりシフトされる。

【0073】

シフトレジスタ回路 41 にてシフトされたスタートパルス信号 SP は、例えば

8 個のソースドライバ部 11 が使用されている場合、8 段目である第 8 ソースドライバ部 11 のシフトレジスタ回路 41 にまで順次転送される。

【0074】

なお、シフトレジスタ回路 41 から出力回路 46 までの各ブロックは、液晶パネル 8 における第 1 ～第 n の n 本のソース電極に対応して n 段となっている。このシフトレジスタ回路 41 の各段からの出力に同期して、入力ラッチ回路 47 にラッチされていた表示データ D は、サンプリングメモリ回路 42 の対応する段に一旦記憶されるとともに、次のホールドメモリ回路 43 の対応する段に出力される。

【0075】

ホールドメモリ回路 43 は、1 水平同期期間に n 個の表示データ D がサンプリングメモリ回路 42 から入力されると、コントローラ 4 からの水平同期信号 LS（ラッチ信号ともいう）により、サンプリングメモリ回路 42 から表示データ D を取り込み、次のホールドメモリ回路 43 に出力する。そして、ホールドメモリ回路 43 は、次の水平同期信号 LS が入力されるまでこの表示データ D を維持する。その後の動作は、上述した通りである。

【0076】

なお、コントローラ 4 は、表示データ D を入力ラッチ回路 47 に対して繰り返し送る。これにより、液晶パネル 8 に対して周期的に表示データ D に応じた電位が書き込まれ、液晶パネル 8 における表示が維持される。

【0077】

基準電圧発生回路 48 は、後述するように、赤、緑、青色用の液晶駆動電圧出力端子に対し、64 通りの基準電圧を作成し階調表示用の中間電圧を生成するものである。この回路 48 に入力される電圧 VR は、外部の液晶駆動電源から供給される電圧である。

【0078】

DA 変換回路 45 は、ホールドメモリ回路 43 より出力され、レベルシフト回路 44 にて変換された RGB それぞれ 6 ビットの表示データ信号（デジタル信号）を 64 通りの中間電圧に基づいて、アナログ信号に変換して出力回路 46 に出

力する。

【0079】

出力回路46は、64レベルのアナログ信号を増幅し、液晶パネル8へ階調表示電圧として出力する。

【0080】

図7は、各ソースドライバ部11が備えるVcom調整回路26の1構成例を示す概略ブロック図である。このVcom調整回路26は、電圧降下を発生させるための1つの抵抗素子Rと、2個の定電流源51、52と、バッファアンプ53とを備えている。このVcom調整回路26では、抵抗素子Rに電流を流すことによる電圧降下を利用し、入力された電圧を一定の電圧だけ上下にシフトすることによってVcom電圧を調整する。このような構成を有するVcom調整回路26は次のように動作する。

【0081】

Vcom調整回路26の入力端子54には、例えば基準となる電圧Vcom (Vref) が供給される。そして、基準電圧Vcom (Vref) よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源51、52によって抵抗素子Rに流れる電流を変化させ、抵抗素子Rによる電圧降下を利用して、入力された電圧を抵抗素子Rでの電圧降下の分だけ上または下にシフトした電圧Voutを出力端子55から出力する。

【0082】

即ち、Vcom調整回路26は、基準電圧Vcom (Vref) よりも高い出力電圧Voutを得る場合には、 $V_{out} = V_{ref} + i \cdot R$ になるように、また、基準電圧Vcom (Vref) よりも低い出力電圧Voutを得る場合には、 $V_{out} = V_{ref} - i \cdot R$ になるように電圧を調整する。

【0083】

図8は、上記基準電圧Vcom (Vref) よりも高い出力電圧Voutを得る場合(図8(a))、および基準電圧Vcom (Vref) よりも低い出力電圧Voutを得る場合(図8(b))に、定電流源51、52の動作によって抵抗素子Rを流れる電流が変化した状態を示す。

【0084】

この場合、図8(a)に示すように、抵抗素子Rよりも入力端子54側にある定電流源51を接地し、出力端子55側にある定電流源52を電源に接続することによって、抵抗素子Rには定電流源52から定電流源51に向う正の向きの電流*i*が流れる。その結果、入力端子54から基準電圧 $V_{com}(V_{ref})$ が入力された場合の出力端子55からの出力電圧 V_{out} は、基準電圧 $V_{com}(V_{ref})$ よりも抵抗素子Rでの電圧降下の分だけ高い $V_{out} = V_{ref} + i \cdot R$ となる。

【0085】

一方、図8(b)に示すように、定電流源51を電源に接続し、定電流源52を接地することによって、抵抗素子Rには定電流源51から定電流源52に向う負の向きの電流*i*が流れる。その結果、入力端子54から基準電圧 $V_{com}(V_{ref})$ が入力された場合の出力端子55からの出力電圧 V_{out} は、基準電圧 $V_{com}(V_{ref})$ よりも抵抗素子Rでの電圧降下の分だけ低い $V_{out} = V_{ref} - i \cdot R$ となる。

【0086】

各 V_{com} 調整回路26では、定電流源51、52において電流値を複数值に切り換え可能であり、さらに接地と電源への接続とを切り換え可能である。したがって、上記の各切り換えを上記の調整データ(DL)に基づいて制御することにより、対向電極電圧を微調整することができる。

【0087】

なお、上記調整データは、外部から V_{com} 調整回路26のデータラッチ回路56(図9参照)に入力してラッチさせる。データラッチ回路56はフラッシュメモリ、FRAM等の不揮発性メモリからなるものであってもよい。

【0088】

図9は、 V_{com} 調整回路26の定電流源51、52に相当するもの(抵抗素子Rを含む)であって、電流値の切り換え、および接地/電源の接続切り換えを可能とする定電流源部の回路構成を示す。

【0089】

この定電流源部は、電源に接続されるとともに、 n を正の整数として、 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する 5 個の定電流源 i , $2i$, $4i$, $8i$, $16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子 R の一端および出力端子 55 に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子 R の他端および入力端子 54 に接続されている。

【0090】

また、上記定電流源は、同様に、接地されるとともに、 n を正の整数として、上記 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する 5 個の定電流源 i , $2i$, $4i$, $8i$, $16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子 R の上記他端および入力端子 54 に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子 R の上記一端および出力端子 55 に接続されている。

【0091】

即ち、上記定電流源部において、上記スイッチ $+2^{(n-1)}$ またはスイッチ $-2^{(n-1)}$ を介して入力端子 54 に接続された定電流源 $2^{(n-1)}i$ は、図 8 (a) (b) における定電流源 51 として機能し、スイッチ $+2^{(n-1)}$ あるいはスイッチ $-2^{(n-1)}$ を介して出力端子 55 に接続された定電流源 $2^{(n-1)}i$ は図 8 (a) (b) における定電流源 52 として機能する。そして、上記データラッチ回路 56 にラッチされている 2 の補数表現による符号付 2 進数の多ビットデジタルデータである調整データに基づいて、各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ のオン／オフを制御することによって、定電流源 51, 52 に関する電流値の切り換えおよび電源／接地の接続切り換えを可能とする。

【0092】

このような構成により、上記抵抗素子 R を流れる電流の値と方向とを変化させることがきで、入力電圧 V_{in} に対して抵抗素子 R に流れる電圧降下の分だけ上または下に複数段にシフトした電圧 V_{out} を出力することができる。この機能

に関し、以下に具体例を挙げて説明する。

【0093】

以下の説明は、上記調整データ (DL) が 6 ビットデータであるものとして行う。このような 6 ビットで表わされる調整データに基づく調整は、 $-32 \sim +31$ の 64 段階で行うことが可能である。

【0094】

図 9 において、上記定電流源 i , $2i$, $4i$, $8i$, $16i$ のそれぞれは、 $2^{(n-1)}$ で重み付けされた電流値 i , $2i$, $4i$, $8i$, $16i$ を発生する。また、上記各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ は、上記、調整データ (DL) に基づいてオンあるいはオフされる。以下、6 ビットの調整データに基づく V_{com} 調整回路 26 の動作を説明する。

【0095】

第 1 の場合として、調整データ (DL) が「 $+1 : (000001)$ 」の場合について述べる。この場合には 2 つのスイッチ $+2^0$ のみがオンし、他の総てのスイッチはオフする。これは図 8 (a) の状態である。

【0096】

即ち、抵抗素子 R に流れる電流 I_{total} は定電流源 i と同じであり、電流の向きは正である。したがって、出力電圧 V_{out} は入力された基準電圧 V_{in} よりも抵抗素子 R での電圧降下分だけ上昇し、 $V_{out} = V_{in} + i \times R$ の出力電圧が得られる。これは、入力基準電圧 V_{in} よりも $(i \times R)$ だけ高い電圧である。

【0097】

また、他の場合として、調整データ (DL) が「 $-9 : (1021)$ 」の場合について説明する。この場合には、2 つのスイッチ -2^3 および 2 つのスイッチ -2^0 の合計 4 つのスイッチがオンし、他の総てのスイッチはオフする。これは図 8 (b) の状態である。

【0098】

即ち、抵抗素子 R に流れる電流 I_{total} は定電流源 i と定電流源 $8i$ との電流の和である $9i$ となり、電流の向きは負である。したがって、出力電圧 V_{out} は入力された基準電圧 V_{in} よりも抵抗素子 R での電圧降下分だけ下降し、 V_o

$u_t = V_{in} - i \times R$ の出力電圧が得られる。これは、入力基準電圧 V_{in} よりも $(i \times R)$ の 9 倍だけ低い電圧である。

【0099】

即ち、上記調整データとして 2 の補数表現による符号付 2 進数の多ビットデジタルデータを用いることによって、そのビット番号 n と抵抗素子 R に流す電流値の重み(倍率) $2^{(n-1)}$ とをスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ を介して対応付けることができる。したがって、調整データ (DL) に応じた倍率の調整量を得ることができることになる。つまり、上記調整データ (DL) によって上記基準値の調整量を簡単に指定することができる。

【0100】

さらに、本実施形態の液晶表示装置 1 では、液晶パネルにおいて特に上下方向での液晶の配向の非対称性が著しく、視野角が狭くなるという問題を解決している。このために、液晶表示装置 1 では、対向電極 7 を複数のグループ群に分割し、ソースドライバに内蔵された V_{com} 調整回路 26 によって出力される対向電極電圧 C_1 , C_2 , $C_3 \dots$ を、任意の対向電極 7 ラインへ印加させている。これにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。

【0101】

図 10 および図 11 には液晶駆動波形の一例を示す。同図において、図 4 および図 5 の場合と同様、31, 35 はソースドライバ 2 から出力される駆動波形であり、32, 36 はゲートドライバ 3 から出力される駆動波形である。

【0102】

また、61, 62 は対向電極 7 へ印加される極駆動電位(対向電極電圧 C)であり、対向電極の第 1 グループ 7 (A) ~ 第 3 グループ 7 (C) の 3 組の対向電極には、 V_{com} 調整回路 26 から出力された対向電極電圧 $C_1 \sim C_3$ が印加される。即ち、対向電極 7 の第 1 グループ 7 (A) には対向電極電圧 C_1 が、第 2 グループ 7 (B) には対向電極電圧 C_2 が、第 3 グループ 7 (C) には対向電極電圧 C_3 が与えられる。

【0103】

第2グループ7 (B) には基準となる対向電極電圧C2 (V_{ref}) が印加される。そして、第1グループ7 (A) に印加される対向電極電圧C1と第3グループ7 (C) に印加される対向電極電圧C3は、上記の対向電極電圧C2 (V_{ref}) を基準として、これよりも一方が高い電圧に設定され、他方が低い電圧に設定される。これより、液晶パネル8の上下方向において、より広範囲で視野角特性を変えることが可能となる。なお、図10および図11に示した対向電極駆動電位61、62は、上記の対向電極電圧C1～C3に対応し、所定の幅を持った電位として記載している。

【0104】

ここで、例えば前述した図4の液晶駆動波形の場合と図10の液晶駆動波形の場合とを対比して説明する。

【0105】

図4の液晶駆動波形の場合には、ゲートドライバ4の駆動波形32のレベルがHighの期間だけTFT23がオンし、ソースドライバ3の駆動波形31と対向電極7の電位33との差の電圧が画素電極21に印加される。その後、ゲートドライバ4の駆動波形32のレベルはLowとなり、TFT23はオフ状態となる。この場合、画素では、画素容量22が存在するために、上記の電圧が維持される。

【0106】

図10の液晶駆動波形の場合には、TFT23のON/OFF動作等、基本的動作は同じであるものの、全ての対向電極7に対して同一の電位が付与されるのではなく、例えば対向電極7の前記グループ同士で異なる電位が印加されることにより、液晶パネル8での表示状態が上記の図4の場合とは異なる。

【0107】

例えば図12は、V_{com}調整回路26から対向電極7の第1グループ7 (A) ～第3グループ7 (C) に対して、異なる対向電極電圧C1～C3を印加した場合の各画素ドットにおける電位の状態の一例を示している。

【0108】

同図において、斜線の無い部分の画素ドット (図中最上行と最下行との間の4

行の画素ドット)には基準となる対向電極電圧C2が対向電極7へ供給されており、斜線部分の画素ドット(図中最上行と最下行の画素ドット)には、対向電極電圧C2とは異なる対向電極電圧C1, C3が供給されている。なお、同図中の+-はドット反転駆動方式により画素ドットへの印加電圧の極性を反転していることを示している。また、図中の1升は1画素ドットを表している。

【0109】

また、図13は図12で示した駆動状態における連続する2つのフレーム(フレームn、フレームn+1)に対応した画素ドットの一例であって、フレームごとに対向電極電圧Cを変えた場合である。

【0110】

液晶表示装置1では、上記のように対向電極7のグループごとに対向電極電圧Cが異なるように制御しているので、液晶パネル8の上下方向において、適切に広視野角表示を行うことができる。

【0111】

以上の例では、1フレーム内における任意の対向電極7のラインに対して、基準となる対向電極電圧Cとは電位の異なる2種類の対向電極電圧Cを与えることにより、液晶パネル8の上下方向の広視野角化を図っている。しかしながら、基準の対向電極電圧Cに対して3種類以上の対向電極電圧Cを任意の対向電極7のラインに対して与えるものであってもよい。

【0112】

次に、本発明の構成をマルチドメイン液晶パネルに適用した例について示す。

【0113】

図14に示すように、マルチドメイン液晶パネル108では、ソースライン124、ゲートライン125およびTF T123の配置は前記ソースライン24、ゲートライン25およびTF T23と同じであるものの、2個の画素容量122a, 122bを有し、これら画素容量122a, 122bの画素電極121がTF T123のドレインと接続されている。なお、画素電極121、画素容量122a, 122bおよびTF T123によって1画素分の液晶表示素子Aが構成される。

【0114】

このマルチドメイン液晶パネル108は、一つの液晶表示素子A内において、対向電極を画素容量122aに対応する対向電極107aと画素容量122bに対応する対向電極107bとに分割し、それらを独立して制御するようになっている。

【0115】

図15には上記マルチドメイン液晶パネル108の構成例を示す。このマルチドメイン液晶パネル108では、前記液晶パネル8と同様、対向電極107a、107bが、1を含むe本（eは正の整数）のゲートライン25ごとに順次、異なるグループに振り分けられている。あるいは、隣り合う複数本のゲートライン25ごとにグループ分けされている。ここでは、対向電極107a、107bは、液晶パネル8の場合と同様、例えば第1グループ107（A）、第2グループ107（B）および第3グループ107（C）にグループ分けされている。

【0116】

また、前記ソースドライバ2に対応するソースドライバ102および前記ゲートドライバ3に対応するゲートドライバ103を備え、ソースドライバ102はVcom調整回路126を備えている。このVcom調整回路126は前記Vcom調整回路26に対応した構成を有し、少なくとも対向電極電圧C1～C4を出力可能となっている。このVcom調整回路126は、Vcom調整回路26と同様、出力する対向電極電圧C1～C4の値を調整可能である。

【0117】

このマルチドメイン液晶パネル108において、Vcom調整回路126から各グループの対向電極107aには共通に対向電極電圧C3が与えられる。さらに、Vcom調整回路126から、第1グループ107（A）の対向電極107bには対向電極電圧C4が与えられ、第2グループ107（B）の対向電極107bには対向電極電圧C5が与えられ、第3グループ107（C）対向電極107bには対向電極電圧C6がそれぞれ与えられる。

【0118】

このように、マルチドメイン液晶パネル108では、対向電極107bに印加

される対向電極電圧Cがグループごとに独立して制御される。これにより、前記液晶パネル8と同様、上下方向において広視野角表示が可能となっている。

【0119】

図16には、対向電極107a, 107bが、1を含むe本（eは正の整数）のゲートライン25ごとに順次、異なるグループに振り分けられ、対向電極107aと対向電極107bとに印加する対向電極電圧Cをグループごとに独立して制御する構成のマルチドメイン液晶パネル208を示す。

【0120】

この場合、ソースドライバ202が備えるVcom調整回路226は、前記Vcom調整回路26に対応した構成を有し、少なくとも対向電極電圧C1～C6を出力可能となっている。このVcom調整回路226は、出力する対向電極電圧C1～C6の値を調整可能である。

【0121】

このマルチドメイン液晶パネル208では、対向電極107a, 107bが例えば第1グループ207（A）、第2グループ207（B）および第3グループ207（C）にグループ分けされている。このマルチドメイン液晶パネル108において、Vcom調整回路226から、第1グループ207（A）の対向電極107aには対向電極電圧C3が与えられ、第2グループ207（B）の対向電極107aには対向電極電圧C2が与えられ、第3グループ207（C）の対向電極107aには対向電極電圧C1が与えられる。また、Vcom調整回路226から、第1グループ207（A）の対向電極107bには対向電極電圧C4が与えられ、第2グループ207（B）の対向電極107bには対向電極電圧C5が与えられ、第3グループ207（C）の対向電極107bには対向電極電圧C6が与えられる。

【0122】

このように、マルチドメイン液晶パネル208では、対向電極107a, 107bに印加される対向電極電圧Cがグループごとに独立して制御される。これにより、前記液晶パネル8と同様、上下方向において広視野角表示が可能となっている。

【0123】

〔実施の形態2〕

本発明の実施の他の形態を図面に基づいて以下に説明する。

図17は、本実施形態の液晶表示装置（TFT液晶モジュール）501の構成を示すブロック図である。なお、同図では主な構成要素および信号経路のみを図示し、例えば、電源回路や、クロック信号、リセット信号、セレクト信号等の一部の信号の経路については省略している。

【0124】

液晶表示装置501は、液晶パネル510（対向電極7を含む）、ソースドライバ512、ゲートドライバ513、およびコントロール回路としてのMPU（マイクロプロセッサユニット）514を備えている。

【0125】

液晶パネル510は、 n 本のソースライン24および m 本のゲートライン25に形成される（水平方向 n 画素） \times （垂直方向 m 画素）のTFT方式の画素を有するものである。

【0126】

なお、以下では水平方向1ラインの画素の配列を「行」と称し、垂直方向1ラインの画素の配列を「列」と称する。ここでは、 $n=1028 \times RGB$ 、 $m=900$ であり、各画素において第0階調～第63階調の64階調（6ビット）の階調表示を行うものとする。なお、各行には、R（赤）、G（緑）、B（青）それぞれを表示する画素が繰り返し配列されているものとする。

【0127】

液晶パネル510は例えば前記図3に示した構成であり、前述のように、対向電極7が、1を含む e 本（ e は正の整数）のゲートライン25ごとに順次、異なるグループ（第1グループ7（A）、第2グループ7（B）および第3グループ7（C））に振り分けられている。

【0128】

この場合、Vcom調整回路517は、前述のVcom調整回路26に相当する構成となる。上記の各グループの対向電極7には、Vcom調整回路517よ

りそれぞれ独立に対向電極電圧Cが与えられる。即ち、図1に示したように、第1グループ7（A）には対向電極電圧C1が与えられ、第2グループ7（B）には対向電極電圧C2が与えられ、第3グループ7（C）には対向電極電圧C3が与えられる。これにより、前述の構成と同様、液晶パネル510の上下方向において広視野角表示が可能となる。

【0129】

また、液晶パネル510は、図14および図15に示したマルチドメイン液晶パネル108と同一の構成であってもよい。この場合、Vcom調整回路517は、前述のVcom調整回路126に相当する構成となる。

【0130】

このような構成では、液晶パネル510は、マルチドメイン液晶パネル108と同様、対向電極107a、107bが、例えば第1グループ107（A）、第2グループ107（B）および第3グループ107（C）にグループ分けされ、Vcom調整回路517から各グループの対向電極107aには共通に対向電極電圧C3が与えられる。さらに、Vcom調整回路517から、第1グループ107（A）の対向電極107bには対向電極電圧C4が与えられ、第2グループ107（B）の対向電極107bには対向電極電圧C5が与えられ、第3グループ107（C）対向電極107bには対向電極電圧C6がそれぞれ与えられる。これにより、前述の構成と同様、液晶パネル510は上下方向において広視野角表示が可能となる。

【0131】

また、液晶パネル510は、図16に示したマルチドメイン液晶パネル208と同一の構成であってもよい。この場合、Vcom調整回路517は、前述のVcom調整回路226に相当する構成となる。

【0132】

このような構成では、液晶パネル510は、マルチドメイン液晶パネル208と同様、対向電極107a、107bが、例えば第1グループ207（A）、第2グループ207（B）および第3グループ207（C）にグループ分けされ、Vcom調整回路517から、第1グループ207（A）の対向電極107aに

は対向電極電圧C3が与えられ、第2グループ207(B)の対向電極107aには対向電極電圧C2が与えられ、第3グループ207(C)の対向電極107aには対向電極電圧C1がそれぞれ与えられる。また、Vcom調整回路517から、第1グループ107(A)の対向電極107bには対向電極電圧C4が与えられ、第2グループ107(B)の対向電極1073bには対向電極電圧C5が与えられ、第3グループ107(C)対向電極107bには対向電極電圧C6がそれぞれ与えられる。これにより、前述の構成と同様、広視野角表示が可能となる。

【0133】

液晶駆動波形としては、図10および図11に示したものを使用可能である。

【0134】

液晶パネル510には、ソースドライバ512およびゲートドライバ513が接続されており、ソースドライバ512およびゲートドライバ513はMPU514に接続されている。

【0135】

なお、図17の例では、1個のソースドライバ512および1個のゲートドライバ513にて液晶パネル510を駆動する構成としている。しかしながら、ソースドライバ512およびゲートドライバ513は、1チップLSIからなる構成、あるいは複数のLSIからなる構成の何れであってもよく、様々な変形が可能である。

【0136】

MPU514は、ソースドライバ512に対して、水平同期信号LS、スタートパルス信号SP、基準電圧Vcom(Vref)、参照電圧VR、表示データD1および表示メモリ制御信号Cmを出力する。

【0137】

ソースドライバ512は、周辺回路518、基準電圧発生回路(基準電圧生成手段)521、ソースドライバ部520を備えている。

【0138】

周辺回路部518は、静止画像データやキャラクタ表示データを表示メモリ5

15, 516に格納し、かつそれらの読み出し制御を行う回路部である。この周辺回路部518は、入出力回路522、コマンドデコーダ524、Xアドレスデコーダ（カラムデコーダ）525およびYアドレスデコーダ（ロウデコーダ）526を含む回路519を2個と、表示メモリ515, 516とを備えている。

【0139】

表示メモリ515, 516は、水平方向n画素×垂直方向m画素分の表示データを格納できるよう構成されている。表示メモリ515, 516は、レジスタ、フラッシュメモリ、OTP、EEPROMあるいはFeRAM（強誘電体メモリ）等の不揮発性メモリからなる。また、表示メモリ515, 516は、ROM構造のメモリであってもよい。

【0140】

表示メモリ515, 516には、静止画像用データやキャラクタ表示データに加えて、階調表示基準電圧を制御する調整データD2および対向電極電圧Cを制御する調整データD3が格納されている。即ち、表示メモリ（補正情報記憶手段）515には調整データD2が格納されており、表示メモリ（補正情報記憶手段）516には調整データD3が格納されている。

【0141】

表示メモリ515では、MPU514からの表示メモリ制御信号Cmにより調整データD2の読み出しが行われ、この調整データD2は、基準電圧発生回路521に輸入される。また、表示メモリ516では、MPU514からの表示メモリ制御信号Cm1により調整データD3の読み出しが行われ、この調整データD3はVcom調整回路517に輸入される。

【0142】

なお、調整データD3は、例えば、液晶駆動部の電源がオンした際に読み出される一方、調整データD2は、1～m本ごとの走査信号に同期をとって読み出される。このように、調整データD2, D3は、表示メモリ515, 516から読み出されるタイミングが異なるので、図17においては、便宜上、2個の表示メモリ515, 516を有する構成としている。しかしながら、これら表示メモリ515, 516は、1個のメモリによっても対応可能である。

【0143】

また、図17では、表示メモリ515、516において、調整データD2、D3の扱いのみが記載されているものの、静止画像用データやキャラクタ表示用データの扱いも行われる。即ち、サンプリングメモリ回路42とホールドメモリ回路43との間に設けられたセクタ回路（図示せず）により、サンプリングメモリ回路42からの信号と表示メモリ515、516からの読み出しデータ（静止画像用データやキャラクタ表示用データ）が選択され、ホールドメモリ回路43へ入力される。

【0144】

ソースドライバ部520は、図6に示した前記ソースドライバ部11に相当するものであり、ソースドライバ部11と同様の構成を有し、次のように同様の動作を行う。

【0145】

MPU514から送られてくるデジタル表示データD1は、例えば各画素に対応する6ビットの値を有しており、入力ラッチ回路47にて一旦ラッチされる。一方、シフトレジスタ回路41は、MPU514から入力されたスタートパルス信号SPを、転送クロック（図示せず）に同期を取りシフトする回路である。

【0146】

シフトレジスタ回路41にてシフトされたスタートパルス信号SPは、例えば8個のソースドライバ部520が使用されている場合、8段目である第8ソースドライバ520のシフトレジスタ回路41にまで順次転送される。

【0147】

なお、シフトレジスタ回路41から出力回路46までの各ブロックは、液晶パネル510における第1～第nのn本のソース電極に対応してn段となっている。

【0148】

シフトレジスタ回路41の各段からの出力に同期して、入力ラッチ回路47にラッチされていた表示データD1は、サンプリングメモリ回路42の対応する段に一旦記憶されるとともに、次のホールドメモリ回路43の対応する段に出力さ

れる。

【0 1 4 9】

ホールドメモリ回路 4 3 は、1 水平同期期間の n 個の表示データ D 1 がサンプリングメモリ回路 4 2 から入力されると、MP U 5 1 4 からの水平同期信号 L S（ラッチ信号ともいう）に応じて、サンプリングメモリ回路 4 2 から表示データ D 1 を取り込み、次のレベルシフタ回路 4 4 に出力する。そして、ホールドメモリ回路 4 3 は、次の水平同期信号 L S が入力されるまでこの表示データ D 1 を維持する。後の動作は、上述した通りである。

【0 1 5 0】

なお、MP U 5 1 4 は、表示データ D 1 を入力ラッチ回路 4 7 に対して繰り返し送る。これにより、液晶パネル 5 1 0 に対して周期的に表示データ D 1 に応じた電位が書き込まれ、液晶パネル 5 1 0 における液晶表示が維持される。

【0 1 5 1】

基準電圧発生回路 5 2 1 は、赤、緑、青色用の液晶駆動電圧出力端子に対し、例えば、6 4 通り基準電圧を作成し、階調表示用の中間電圧を生成するものである。この回路 4 8 に入力される参照 V R は、MP U 5 1 4 を介して、図示しない外部の液晶駆動電源から供給される電圧である。

【0 1 5 2】

また、基準電圧発生回路 5 2 1 には、メモリ制御信号 C m に応じて表示メモリ 5 1 5 から読み出された調整データ D 2 が入力される。

【0 1 5 3】

D A 変換回路 4 5 は、ホールドメモリ回路 4 3 から入力され、レベルシフタ回路 4 4 にて変換された R G B それぞれ 6 ビットの表示データ信号（デジタル）に応じて、6 4 通りの中間電圧から選択した電圧を、アナログ信号に変換して出力回路 4 6 に出力する。

【0 1 5 4】

出力回路 4 6 は、6 4 レベルのアナログ信号を増幅し、液晶パネル 5 1 0 へ階調表示電圧として出力する。

【0 1 5 5】

図 18 には、本実施の形態における基準電圧発生回路 521 の構成についてのブロック図を示す。

【0156】

基準電圧発生回路 521 は、最下位電圧入力端子 V0 と最上位電圧入力端子 V64 との 2 本の電圧入力端子と、基準となる γ 補正を行うための抵抗比を有する 8 個の抵抗素子 R0 ~ R7 と、この抵抗素子 R0 ~ R7 によって得られた γ 補正後の各基準電圧を一定の範囲で上下に微調整する γ 補正調整回路 531 とを有している。

【0157】

さらに、最下位電圧入力端子 V0 とこれに隣り合う γ 補正調整回路 531 の出力端子との間、隣り合う γ 補正調整回路 531 の出力端子同士の間、最上位電圧入力端子 V64 とこれに隣り合う γ 補正調整回路 531 の出力端子との間に、それぞれ、直列に 8 個ずつ接続された抵抗、合計 64 個の抵抗(図示せず)を有している。これにより、基準電圧発生回路 521 では 64 通りの電圧を生成することができる。

【0158】

基準電圧発生回路 521 では、上記の構成を有しているので、図 19 に示す従来の階調表示のための基準電圧発生回路 541 のように、9 本の間調電圧入力端子 V0 ~ V64 を設ける必要が無く、上記中間電圧を当該基準電圧発生回路 521 内で生成し調整することができる。

【0159】

図 20 は、上記 γ 補正調整回路 531 の構成を示す概略ブロック図である。 γ 補正調整回路 531 は、電圧降下を発生させるための 1 つの抵抗素子 R、2 個の定電流源 534、535 およびバッファアンプ 546 を備えている。そして、抵抗素子 R に電流を流すことによる電圧降下を利用して、入力された電圧を一定の電圧だけ上下にシフトすることによって出力電圧を調整する。このような構成を有する γ 補正調整回路 531 は、次のように動作する。

【0160】

上記 γ 補正調整回路 531 の入力端子 532 に、例えば基準となる電圧 Vre

f が供給される。そして、基準電圧 V_{ref} よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源 534, 535 によって抵抗素子 R に流れる電流を変化させ、抵抗素子 R による電圧降下を利用して、入力された電圧を抵抗素子 R での電圧降下の分だけ上または下にシフトした電圧 V_{out} を出力端子 533 から出力する。

【0161】

即ち、上記基準電圧 V_{ref} よりも高い出力電圧 V_{out} を得る場合には、 $V_{out} = V_{ref} + i \cdot R$ になるように、また、基準電圧 V_{ref} よりも低い出力電圧 V_{out} を得る場合には、 $V_{out} = V_{ref} - i \cdot R$ になるように、 γ 補正調整回路 531 によって電圧を調整する。

【0162】

図 21 (a) (b) は、上記基準電圧 V_{ref} よりも高い出力電圧 V_{out} を得る場合(図 21 (a))、および基準電圧 V_{ref} よりも低い出力電圧 V_{out} を得る場合(図 21 (b))に、定電流源 534, 535 の動作によって抵抗素子 R を流れる電流が変化した状態を示す。

【0163】

この場合、図 21 (a) に示すように、抵抗素子 R よりも入力端子 532 側にある定電流源 534 を接地し、出力端子 533 側にある定電流源 535 を電源に接続することによって、抵抗素子 R には定電流源 535 から定電流源 534 に向う正の向きの電流 i が流れる。その結果、入力端子 532 から基準電圧 V_{ref} が入力された場合の出力端子 533 からの出力電圧 V_{out} は、基準電圧 V_{ref} よりも抵抗素子 R での電圧降下の分だけ高い $V_{out} = V_{ref} + i \cdot R$ となる。

【0164】

一方、図 21 (b) に示すように、上記定電流源 534 を電源に接続し、定電流源 535 を接地することによって、抵抗素子 R には定電流源 534 から定電流源 535 に向う負の向きの電流 i が流れる。その結果、入力端子 532 から基準電圧 V_{ref} が入力された場合の出力端子 533 からの出力電圧 V_{out} は、基準電圧 V_{ref} よりも抵抗素子 R での電圧降下の分だけ低い $V_{out} = V_{ref}$

$-i \cdot R$ となる。

【0165】

そして、個々の上記 γ 補正調整回路531における各定電流源534, 535に関して、電流値を複数值に切り換え可能にし、さらに接地と電源への接続とを切り換え可能にし、上記それぞれの切り換えを上記調整データD2に基づいて制御することによって、抵抗素子 $R_0 \sim R_7$ で得られた γ 補正電圧を微調整する。こうして微調整された各基準電圧間の電圧は、さらに上記64個の抵抗のうちの8個によって8等分され、DA変換回路45に出力される。

【0166】

図22は、上記各定電流源534, 535に関する電流値の切り換えおよび接地／電源の接続切り換えを実現する γ 補正調整回路531の定電流源部の回路構成を示す。この定電流源部は、電源に接続されるとともに、 n を正の整数として、 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $i, 2i, 4i, 8i, 16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子 R の一端および出力端子48に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子 R の他端および入力端子532に接続されている。

【0167】

上記定電流源部は、同様に、接地されるとともに、上記 $2^{(n-1)}$ で重み付けされた電流 $2^{(n-1)}i$ を発生する5個の定電流源 $i, 2i, 4i, 8i, 16i$ を有する。そして、それぞれの定電流源 $2^{(n-1)}i$ は、 $+2^{(n-1)}$ の制御信号によってオンするスイッチ $+2^{(n-1)}$ を介して、抵抗素子 R の上記他端および入力端子532に接続されている。さらに、 $-2^{(n-1)}$ の制御信号によってオンするスイッチ $-2^{(n-1)}$ を介して、抵抗素子 R の上記一端および出力端子533に接続されている。

【0168】

即ち、上記スイッチ $+2^{(n-1)}$ またはスイッチ $-2^{(n-1)}$ を介して入力端子532に接続された定電流源 $2^{(n-1)}i$ は図20における定電流源534として機能

し、スイッチ $+2^{(n-1)}$ あるいはスイッチ $-2^{(n-1)}$ を介して出力端子533に接続された定電流源 $2^{(n-1)}i$ は図20における定電流源535として機能する。そして、上記ラッチされている2の補数表現による符号付2進数の多ビットデジタルデータである調整データに基づいて、各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ のオン／オフを制御することによって、定電流源534、535に関する電流値の切り換えおよび電源／接地の接続切り換えを実現する。

【0169】

このような構成とすることにより、 γ 補正調整回路531では、上記抵抗素子Rを流れる電流の値と方向とを変化させることがきで、入力電圧 V_{in} に対して抵抗素子Rに流れる電圧降下の分だけ上にまたは下に複数段にシフトした電圧 V_{out} を出力することができる。以下、この点に関して具体例を挙げて説明する。

【0170】

以下の説明は、上記調整データD2が6ビットデータであるものとして行う。このような6ビットで表わされる調整データに基づく調整は、 γ 補正值に対する調整を $-32 \sim +31$ の64段階で行うことを可能にする。

【0171】

図22において、上記定電流源 $i, 2i, 4i, 8i, 16i$ のそれぞれは、 $2^{(n-1)}$ で重み付けされた電流値 $i, 2i, 4i, 8i, 16i$ を発生する。また、上記各スイッチ $+2^{(n-1)}$ およびスイッチ $-2^{(n-1)}$ は、上記、調整データD2に基づいてオンあるいはオフされる。以下、6ビットの調整データに基づく γ 補正調整回路531の動作を説明する。

【0172】

第1の場合として、上記調整データD2が「 $+1 : (000001)$ 」の場合について述べる。この場合には2つのスイッチ $+2^0$ のみがオンし、他の総てのスイッチはオフする。この状態は、図21(a)の状態と同じである。

【0173】

即ち、抵抗素子Rに流れる電流 I_{total} は定電流源 i と同じであり、電流の向きは正である。したがって、出力電圧 V_{out} は入力された基準電圧 V_{in} より

も抵抗素子 R での電圧降下分だけ上昇し、 $V_{out} = V_{in} + i \times R$ の出力電圧が得られる。これは、入力基準電圧 V_{in} よりも $(i \times R)$ だけ高い電圧である。

【0174】

また、他の場合として、上記調整データ D_2 が「 $-9 : (101001)$ 」の場合に付いて説明する。この場合には、2つのスイッチ -2^3 および2つのスイッチ -2^0 の合計4つのスイッチがオンし、他の総てのスイッチはオフする。この状態は、図21 (b) の状態と同じである。

【0175】

即ち、抵抗素子 R に流れる電流 I_{total} は定電流源 i と定電流源 $8i$ との電流の和である $9i$ となり、電流の向きは上記負である。したがって、出力電圧 V_{out} は入力された基準電圧 V_{in} よりも抵抗素子 R での電圧降下分だけ下降し、 $V_{out} = V_{in} - 9i \times R$ の出力電圧が得られる。これは、入力基準電圧 V_{in} よりも $(i \times R)$ の9倍だけ低い電圧である。

【0176】

他の調整データの場合においても、上述の動作に準じて、それぞれのスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ をオンまたはオフすることによって、入力基準電圧 V_{in} を中心として、1段階当り $(i \times R)$ の電圧で $-32 \sim +31$ の範囲内で64段階に電圧調整を行うことができる。

【0177】

即ち、上記調整データとして2の補数表現による符号付2進数の多ビットデジタルデータを用いることによって、そのビット番号 n と抵抗素子 R に流す電流値の重み(倍率) $2^{(n-1)}$ とをスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ を介して対応付けることができる。したがって、調整データ D_2 に応じた倍率の調整量を得ることができることになる。即ち、上記調整データによって上記基準値の調整量を簡単に指定することができる。

【0178】

以上のように、表示メモリ 515 に格納された調整データ D_2 に応じてスイッチ $+2^{(n-1)}$, $-2^{(n-1)}$ をオン/オフすることによって、入力電圧に対して調整データに基づく調整を行った電圧を出力することができる。

【0179】

この調整を抵抗素子 $R_0 \sim R_7$ に基づく γ 補正值に適用することによって、図 23 に示すように、液晶駆動出力電圧の特性は、抵抗素子 $R_0 \sim R_7$ に基づく補正值を中心としたガンマ変換特性 γ_1 と上記調整データによって調整可能なガンマ変換特性 γ_2 とを得ることができる。この γ_1 並びに γ_2 の二つのガンマ特性は、例えば図 24 に示すように、1 画面内において任意のラインのみ異なるガンマ特性を用いることにより、視野角が最適視野になるように特性を変えることができる。

【0180】

なお、表示メモリ 515 は、必要に応じて自由にプログラム等により調整データを書き換えられるものとする。

【0181】

図 24 は、上記ガンマ変換特性 γ_1 と上記整用データによって調整されたガンマ変換特性 γ_2 とを液晶表示装置 501 に適用した一例を示す。

【0182】

図中において、斜線の無い部分は抵抗素子 $R_0 \sim R_7$ に基づく補正值を中心としたガンマ変換特性 γ_1 に対応する信号が入力される画素ドットを示し、斜線部は前記上記整用データによって調整されたガンマ変換特性 γ_2 に対応する信号が入力される画素ドットを示す。なお、画素ドット内の＋の符号は印加信号の極性を示す。即ち、この例は、ドット反転駆動方式のものであるから、ドット（画素）ごとに極性が反転している。

【0183】

また、図 25 は図 24 で示した液晶表示装置での連続する 2 つのフレームに対応した γ 特性の一例を示す。

【0184】

上記図 24 および図 25 の例では、1 画面内の任意のラインに対して 2 種類の異なるガンマ変換特性 γ_1 、 γ_2 を適用することにより、広視野角化を図っている。しかしながら、上記 2 種類に限定されることなく、場合によっては 3 種類以上のガンマ変換特性を適用することで、より広範囲に視野角特性を変えることが

可能であることは言うまでもない。

【0185】

ここで、上記の図24および図25の例において、例えば、中央部側のラインにガンマ変換特性 γ_1 の電圧を印加する一方、上端側のラインと下端側のラインとに同じガンマ変換特性 γ_2 の電圧を印加した場合には、視野角特性が改善され、広視野角が得られる。しかしながら、液晶パネル510を上側からみた場合と下側からみた場合とにおいて、特にここで問題となる上下方向の液晶における配向の非対称性（上側からみた液晶の状態と下側からみた液晶の状態）に対して、どちらか一方のガンマ変換特性にしか補正が効かなくなる。この場合には、視野角特性の改善範囲がやや限定されることになる。

【0186】

そこで、図24および図25の例では、液晶パネル510を上側からみた場合と下側からみた場合とにおいて補正が可能となるように、液晶パネル510の上側のラインと下側のラインに異なるガンマ変換特性の電圧を印加するようにしている。例えば、上半分のラインに対してガンマ変換特性 γ_1 の電圧を印加する一方、下半分のラインに対してガンマ変換特性 γ_2 の電圧を印加している。これにより、視角による色変化の補正が可能となり、さらに良好な広視野角特性が得られるようになっている。

【0187】

図26には、液晶パネル510に対して3種類のガンマ変換特性 γ_1 ， γ_2 ， γ_3 の電圧を印加する場合の例を示す。この場合には、ガンマ変換特性 γ_1 を基準とし、調整データによって調整されたガンマ変換特性 γ_2 ， γ_3 を使用する。具体的には、ガンマ変換特性 γ_1 の電圧を液晶パネル510の中央側のラインに印加する一方、ガンマ変換特性 γ_2 ， γ_3 のうちの一方の電圧を上端側のラインに印加し、他方の電圧を下端側のラインに印加する。

【0188】

図26において、斜線の無い部分は抵抗素子 $R_0 \sim R_7$ に基づく補正值を中心としたガンマ変換特性 γ_1 に対応する信号が入力される画素ドットを示す。斜線部は調整データによって調整されたガンマ変換特性 γ_2 または γ_3 に対応する信

号が入力される画素ドットを示す。また、画素ドット内の+-の符号は印加信号の極性を示す。

【0189】

図27には、図26に示した液晶表示装置での連続する2つのフレームに対応した γ 特性の一例を示す。ここでは、連続する2つのフレームの対応する同一画素（RGB3画素ドット構成）に対して、極性の反転した電圧であって異なるガンマ変換特性に対応する信号電圧を印加している。

【0190】

こうすることにより、RGBの色バランスを維持し、液晶、配向膜の固定分極に起因する画面の焼き付きを抑えることができる。なお、液晶、配向膜の固定分極は、連続して異なるガンマ特性に対応した電圧を印加した場合に、正負の信号のアンバランスにより発生する残留DC電圧によるものである。

【0191】

上記のように、図26および図27の例では、3種類のガンマ変換特性 γ_1 、 γ_2 、 γ_3 を使用し、これらガンマ変換特性 γ_1 、 γ_2 、 γ_3 に対応する信号電圧が、一画面内の任意のラインに印加されている。さらに、次フレームにおいて、上記信号電圧の極性が反転されている。これにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化をさらに適切に補正することが可能となっている。

【0192】

図28にはVcom調整回路517の構成についてのブロック図を示す。Vcom調整回路517は、基準電圧Vcom（Vref）が入力される入力端子551と、この入力端子551に接続されたバッファアンプ552と、基準電圧Vcomを一定の範囲で上下に微調整する複数のVcom調整部553を有している。

【0193】

Vcom調整部553は、既に図20において説明した γ 補正調整回路531と同じ回路構成であるため、その構成についての説明は省略する。また、動作説明については図20および図28を使用して簡単に行う。

【0194】

Vcom調整回路517の入力端子532には、例えば基準となる電圧Vcom (Vref) が外部より供給される。そして、該基準電圧Vcom (Vref) よりも高い出力電圧あるいは低い出力電圧を得る場合には、定電流源534, 535によって抵抗素子Rに流れる電流を、抵抗素子Rによる電圧降下を利用して変化させる。これにより、入力された基準電圧Vcomを抵抗素子Rでの電圧降下の分だけ上または下にシフトした電圧Voutを出力端子533から出力する。

【0195】

即ち、基準電圧Vcom (Vref) よりも高い出力電圧Voutを得る場合には、 $Vout = Vref + i \cdot R$ になるように、また、基準電圧Vcom (Vref) よりも低い出力電圧Voutを得る場合には、 $Vout = Vref - i \cdot R$ になるように、Vcom調整回路517によって電圧を調整する。

【0196】

Vcom調整回路517からの出力、即ち対向電極電圧Cを含む液晶駆動波形については図10および図11に示した通りである。図28に示した構成のVcom調整回路517からは対向電極電圧C1～C3が出力され、これら対向電極電圧C1～C3は、例えば図1に示した回路において、それぞれ第1グループ7 (A) ～第3グループ7 (C) の対向電極7に供給される。

【0197】

この場合、第2グループ7 (B) には基準となる対向電極電圧C2が与えられ、第1グループ7 (A)、第3グループ7 (C) には、対向電極電圧C2よりも高いまたは低い対向電極電圧C1またはC3が与えられる。したがって、液晶パネル510の上下方向において広い範囲の視野を得ることができる。

【0198】

ゲートドライバ513は、シフトレジスタ回路561、レベルシフト回路562および出力回路563を含んでいる。ゲートドライバ513では、シフトレジスタ回路561に水平同期信号LSおよび垂直同期信号VSが入力され、水平同期信号LSをクロックとして垂直同期信号VSをシフトレジスタ回路561内の

各段で順次転送させる。

【0 1 9 9】

シフトレジスタ回路 5 6 1 の各段からの出力は、液晶パネル 5 1 0 における各列に含まれる第 1 ～第 m の画素、つまり第 1 ～第 m のゲート電極にそれぞれ対応している。シフトレジスタ回路 5 6 1 の各段からの出力は、レベルシフト回路 5 6 2 でレベル変換されることにより各画素が有する T F T 2 3 のゲートを制御できる電圧まで昇圧され、出力回路 5 6 3 で低インピーダンス変換されて、レベルシフト回路 5 6 2 から液晶パネル 5 1 0 の第 1 ～第 m のゲート電極それぞれに対して出力される。このゲートドライバ 5 1 3 からの出力が走査信号となり、液晶パネル 5 1 0 の各画素における T F T 2 3 のゲートのオン／オフを制御する。

【0 2 0 0】

これにより、走査信号で選択された 1 本のゲートライン（ゲート電極） 2 5 にゲートが接続されている T F T 2 3 がオンされる。そして、1 水平同期期間ごとにゲートライン 2 5 が順次選択されることで、オンされる T F T 2 3 を有する画素が順次垂直方向に移動する。

【0 2 0 1】

走査信号により選択されて T F T 2 3 がオンされた画素では、その画素に備えられた画素容量 2 2 にソースライン（ソース電極） 2 4 から階調表示用電位が付与される。これにより、その電位に応じて画素容量 2 2 が充電され、T F T 2 3 がオフになると、画素容量 2 2 にて電位が保持されることで画素における階調表示がなされる。

【0 2 0 2】

以上、表示メモリ 5 1 5 に格納された調整データ D 2 に応じて抵抗素子 R 0 ～ R 7 での γ 補正値を調整する制御手段（基準電圧発生回路 5 2 1）と、表示メモリ 5 1 6 に格納された調整データ D 3 に応じて対向電極電圧 C を調整する制御手段（V c o m 調整回路 5 1 7）とを備え、これらにより 1 フレーム内の任意のラインにおいてそれぞれの調整を行うことにより、各視角において最適視野が得られるように輝度特性を変化させることができ、視角の違いによって生じる色変化を補正することが可能となっている。

【0203】

ここで、本発明の実施の形態において、下記の点についてさらに説明を加えておく。

【0204】

対向電極への印加電圧と視野との関係について、液晶の視野角は液晶に印加される駆動電圧の大きさにより変化する。即ち、液晶に印加する電圧を変化させると液晶分子の傾斜角度が変化し、傾斜角度によって明るさが決まる。したがって、液晶は印加される階調電圧の大きさに従って最大の明るさになる角度が変化する。

【0205】

例えば、画面の上方向から下方向に移動しながら画像を観察すると、最初は画像が全体的に暗いが、正面に近づくに連れて明るくなり、ある点に到達すれば最も鮮明に見える点がある。この点を過ぎると再度、暗くなり始める。したがって、それぞれの階調電圧を増加させあるいは減少させることにより、最も鮮明に見える角度を変化させることができる。なお、増加させたり減少させたり、またはそれぞれどの程度、変化させるかは液晶の種類にしたがって固有値が決まると考えられる。そこで、本発明においては、階調電圧に対し対向電極を複数に分割しそれらを独立に制御することで、見る方向（視角）によらず見える状態が均一になるように表示をコントロールする。これにより視野角の拡大化を図るようにしている。

【0206】

図29は、液晶パネルの1つの画素について、その輝度（透過率）と視角 ϕ の関係を示す。例えば、液晶セルの印加電圧を3Vとすると、当該画素を正面から見たとき（ $\phi = 0^\circ$ ）に比べて見下ろした（ $\phi = -30^\circ$ ）のときの方が明るく見え、また、同じく正面から見たときに比べて見上げた（ $\phi = +30^\circ$ ）方が暗く見える。

【0207】

即ち、液晶パネルの縦（上下）方向（ゲートライン並び方向）の明るさが不均一になるといった不具合があり、これは特に、視角 ϕ の大きい大画面液晶を作る

場合の障害になる。なお、液晶パネルの左右方向についても同様な不具合を生じる。

【0208】

大画面表示の場合には、図30（a）に示すように、上記の問題が顕著となり、画面の上部、下部で見る人からの視野角が異なることになる。したがって、このような場合に本発明は特に有効であり、図30（c）に示すソースドライバの構成により、図30（b）に示すように上記従来の問題を適切に解決可能である。

【0209】

マルチドメイン液晶に関し、この液晶は、図31に示すように、通常、副画素aと副画素bとからなる。このマルチドメイン液晶を主視角方向から観測した画素の光量－信号電圧特性の一例を図32（a）（b）に示す。

【0210】

図31において、例えば副画素aは従来と同じ特性であるが、副画素bは、任意の手段を用いて液晶層に低い電圧が印加されることにより、副画素aに対して任意の電圧だけ高信号電圧（高駆動電圧）側にシフトした特性を示す。本発明においては、各副画素a、bの対向電極を複数に分割し、独立制御できる構成とされており、見る方向（視角）によらず見える状態が均一となるように光量を制御する。

【0211】

1つの画素の光量はこの2つの副画素a、bでの光量が足し合わさるため、従来、各副画素a、bにおいては、高信号電圧側に階調反転現象の要因となるピークが存在していた。

【0212】

これに対し、本願発明において、副画素a、bの足し合わさった1画素の特性は、各々の副画素のピークが互いに打ち消し合うため、単調減少する滑らかなカーブとなる。これによって、従来観測された階調反転現象はなくなる。また、1画素の光量－信号電圧カーブは、従来に比べて傾きが緩くなる。よって、視線を主視角方向に傾けることによって、光量－信号電圧カーブは低信号電圧（低駆動

電圧)側へシフトする。この電圧のシフト量は従来の構成と変わらないため、階調表示させた場合において、本発明の各レベル間の光量差は、従来の構成の各レベル間の光量差に比べて均一になる。これによって、従来観測された黒つぶれ現象が緩和され、表示性能が改善される。

【0213】

表示メモリ515、516が格納する静止画像データおよびキャラクタ表示データに関し、液晶表示装置では、例えば、常にコントローラを介して画像データを転送させて表示するのではなく、静止画像を表示させる場合は、一旦メモリに1フレーム分の画像データを格納しておき、この画像データをアクセスして繰り返し出力することで、静止画を表示させている。また、キャラクタ表示(予めメモリに格納しておくキャラクタ)も同じように扱われる。

【0214】

次に「ガンマ補正值」と「視野」との関連性について説明する。
上述のように、液晶の視野角は液晶に印加される印加電圧の大きさにより変化する(液晶に印加する電圧を変化させると液晶分子の傾斜角度が変化し、傾斜角度によって明るさが決まる)。即ち、液晶は印加される駆動電圧の大きさに従って最大の明るさになる角度が変化する。

【0215】

図33(a)(b)は、液晶表示装置において視野角分布を互いに異なる所定の状態に調整した場合を示す図面であり、図34は、本発明の実施形態に従う広視野角駆動回路により表現される視野角分布の一例を示すものである。

【0216】

例えば、階調電圧の分布を適切に調整して図33(a)のような視野角分布を有するようにすれば、画面の上側(楕円部)から見て画面が鮮明に見える。また、図33(b)のように調整すれば、画面の下側(楕円部)から見て画面が鮮明に見える。よって、互いに違う視野角を有する。

【0217】

このような構成において、液晶パネルに正対したときに、パネルの上方から下方に目の位置を移動させるに連れて「暗」から「明」に変化して見えるような液

晶パネルの場合には、ゲートライン（走査ライン）25の番号順に「明」から「暗」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。ゲートライン25の番号順に不揮発性メモリから読み出された調整データによって、基準電圧の γ 値が補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

【0218】

また、逆に液晶パネルの下方から上方に目の位置を移動させるに連れて「明」から「暗」に変化して見えるような液晶パネルの場合には、ゲートライン25の番号順に「暗」から「明」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定することにより、液晶パネルの縦方向の輝度を均一化して見ることができる。

【0219】

次に、「最適視野」を得るための、ガンマ補正值を変更すべきラインおよびその補正值の例について説明する。

【0220】

不揮発性メモリ（表示メモリ515, 516）は、タイプの異なる複数の上記特性データを格納するもので、各特性データは、ゲートライン25の番号順（または代表番号順）にアドレスが付与された多数の単位データからなり、その単位データの各々が発明の実施の形態に記載の調整データD2若しくはD3に相当する。この不揮発性メモリによれば、例えば制御信号に従って1つの特性データが選択され、選択された特性データの中の1つの単位データ（調整データ）が前記信号に従って読み出される。符号D2並びにD3は読み出された基本調整データを表している。

【0221】

基準電圧発生回路521の中の γ 補正調整回路531は、不揮発性メモリから読み出された調整データD2に基づいて基準電圧を調整するものである。また、Vcom調整回路517の中のVcom調整部553は、不揮発性メモリから読み出された調整データD3に基づいてVcom基準電圧を調整するものである。

【0222】

したがって、不揮発性メモリは、ゲートライン 25 の各番号または代表番号ごとの基本調整データを保持する保持手段に相当するものであり、また、調節データは、基準電圧の γ 値加減調節と対向電極（共通電極）の基準電圧値を調整するものである。このような構成において、不揮発性メモリに格納するそれぞれの特性データは、液晶パネルと目線（視線）との関係に基づいて設定される。

【0223】

例えば、液晶パネルに正対したときに、パネルの上方から下方になるにつれて「暗」から「明」に変化して見えるような液晶パネルの場合には、ゲートライン 25 の番号順に「明」から「暗」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。この特性データを選択すると、ゲートライン 25 の番号順に不揮発性メモリから読み出された調整データによって、基準電圧の γ 値と対向電極（共通電極）の基準電圧値とが補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

【0224】

また、同様にパネルの下方から上方になるにつれて「明」から「暗」に変化して見えるような液晶パネルの場合には、ゲートライン 25 の番号順に「暗」から「明」へと徐々に輝度を変化させ得るような調整データの配列を有する特性データを設定する。この特性データを選択すると、ゲートライン 25 の番号順に不揮発性メモリから読み出された調整データによって、基準電圧の γ 値と対向電極（共通電極）の基準電圧値とが補正されるため、液晶パネルに正対した場合に限り、液晶パネルの縦方向の輝度が均一化して見える。

【0225】

また、本発明の実施の形態では、1 フレーム内において上側のゲートライン 25 と下側のゲートライン 25 についてそれぞれガンマ特性を異ならせている（図 24）ことにより、所定のラインのみ異なるガンマ特性を持たせることができるため、視野角が最適視野になるよう表示特性を変えることができる。

【0226】

次に、1～M本のゲートライン 25 毎に γ 補正を変える理由について説明する。

。

【0227】

上記のように、液晶の視野角は液晶に印加される駆動電圧の大きさにより変化する。したがって、階調電圧の分布を調整すれば、一つの表示装置において、図33(a)または図33(b)に示すように、互いに異なる視野角を有した表示状態に設定することができる。

【0228】

また、 γ 特性を上下のゲートライン25において調整することにより、画面全体を見る人間の目は光の平均的な性質（パネル特性のばらつき吸収や上下方向での見え方の均一化など）を持ち、図34に示すように、上下の視野角が加えられて広くなるように感ずる。

【0229】

また、従来技術を示す図35および図36のように、人から見て画面上部と下部との間で生じる視野角特性の異なりは大画面になるほど顕著となり、無視できなくなる。

【0230】

この場合、従来技術では、図36に示すように、ソースドライバにおいて抵抗分割回路にて分割した電圧（固定された電圧）に基づき、液晶パネルへの印加電圧を作成しているので、 γ 特性は、例えば図37の特性に固定される。このため、 γ 特性を変えるには、新規にソースドライバを作り変える必要がある。

【0231】

これに対し、本発明の実施の形態の構成では、図38(a)(b)に示すように、ソースドライバにおいて予め γ 補正調整回路で調整した電圧（適宜調整可能な電圧）に基づき、液晶パネルへの印加電圧を作成しているので、 γ 特性を適宜調整可能である。

【0232】

以上のように、本実施の形態の液晶表示装置は、図39に示すように、対向電極分割による均一表示技術と不揮発メモリ内蔵による γ 調整技術とを備えたものとなっている。

【0233】

次に、表示メモリ 515, 516 の構成例について示す。

表示メモリは、特に制限されないものの、図 40 に示すように、例えば、縦方向（Y 方向）に L 行、横方向（X 方向）に m 列×K ビットのメモリセルからなるメモリアレイを備えた構成とすることができる。さらに、表示メモリの周辺に設けられた、図示しない Y アドレスを発生する Y アドレス発生回路と、この Y アドレス発生回路から出力されたアドレスデータに基づき 1 行のデコード信号を出力する Y デコーダと、制御信号（n b i t）に基づき 1 列×K ビットのデコード信号を出力する X デコーダからなる構成とすることができる。

【0234】

この表示メモリは液晶パネルの特性にあわせて予め初期化(書き込み)を行う。書き込まれたアドレスデータについて、例えば Y アドレス発生回路は水平同期信号 H に同期して順次カウントアップし、Y デコーダは Y アドレス発生回路から出力されたアドレスデータに基づき、L 行のうちの 1 行を選択する。

【0235】

一方、X デコーダは制御信号（n b i t の信号）に基づき、水平同期信号 H に同期して m 列のうちの 1 列×K ビットのデコード信号を選択する。選択された K ビットのデータは調整データ D2 として出力され、基準電圧発生回路 521 に入力される。図 41 には、以上の動作についての簡単なタイミングチャートを示す。

【0236】

なお、図 40 および図 41 では、1 ゲートライン 25 毎に調整データ D2 を出力する例を示しているが、勿論複数ゲートライン 25 毎に調整データ D2 を変化させても良い。その場合は、アドレスカウンタにより所定の複数アドレスが入力するとメモリのアドレスがカウントアップするように設定すれば良く、既知の技術で構成できるものである。

【0237】

以上のように、本発明の液晶表示装置は、配向構造を有さない光学的および構造的に等方向の一对の基板と、該一对の共通電極基板間に挟持された液晶層とを有し、行と列方向に画素が配列され、前記液晶層の液晶分子の配向方向は基板面

内方向に関して巨視的にはほぼあらゆる方向に等確率で分布し、基板と垂直な方向に関してほぼ一定のツイスト角を示すマルチドメイン液晶素子を使用するものであって、前記マルチドメイン液晶と視角方向の輝度特性に合わせて、前記共通電極基板の電圧を制御する制御手段を備えたことを特徴としている。

【 0 2 3 8 】

本発明の液晶表示装置の駆動方法は、配向構造を有さない光学的および構造的に等方向の一对の基板と、該一对の共通電極基板間に挟持された液晶層とを有し、行と列方向に画素が配列され、前記液晶層の液晶分子の配向方向は基板面内方向に関して巨視的にはほぼあらゆる方向に等確率で分布し、基板と垂直な方向に関してほぼ一定のツイスト角を示すマルチドメイン液晶素子を使用した液晶表示装置の駆動方法であって、前記マルチドメイン液晶と視角方向の輝度特性に合わせて、前記共通電極基板の電圧を制御することを特徴としている。

【 0 2 3 9 】

【発明の効果】

以上のように、本発明の液晶表示装置は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてはほぼ一定のツイスト角を示す液晶表示装置において、前記共通電極に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な共通電極電圧供給手段を備えていることを特徴としている。

【 0 2 4 0 】

また、本発明の液晶表示装置の駆動方法は、複数の走査線、およびこれら走査線と交差するように設けられた複数の信号線を有し、これら両線の各交差部に対応した画素毎に、画素電極と共通電極と液晶層とを有する画素容量が形成され、前記液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてはほぼ一定のツイスト角を示す液晶表示装置の駆動方法において、前記共通電極に共通電極電圧を供給し、かつこの共通電極電圧を調整することを特徴としている。

【0241】

上記の構成によれば、共通電極に供給する共通電極電圧を適宜調整することにより、表示画面に対する任意の位置からの視野角が広視野角となるように、画素の輝度の調整や画素の色変化の補正を行うことができる。これにより、適切に広視野角表示が可能となる。

【0242】

また、上記のように、画素の輝度の調整や画素の色変化の補正は、共通電極に供給する共通電極電圧を調整することにより行っているため、TFT製造工程を複雑にすること、あるいは駆動回路を作り変えることが不要である。したがって、低コストの構成にて高機能の液晶表示装置を得ることができる。さらに、液晶材料や液晶表示装置の特性に合わせて視角による色変化の補正を容易に行うことができるので、特性の異なる種々の液晶表示装置にも対応可能である。

【0243】

上記の液晶表示装置において、各画素の前記共通電極は複数のグループに振り分けられ、前記共通電極電圧供給手段は、共通電極電圧を前記グループごとに独立に調整可能である構成としてもよい。

【0244】

また、上記の液晶表示装置の駆動方法は、各画素の前記共通電極を複数のグループに振り分け、前記共通電極電圧をそれらグループごとに独立に調整する構成としてもよい。

【0245】

上記の構成によれば、例えば上下方向での画面を見る位置によって視野角が異なるという特性の液晶表示装置に対して、共通電極を上記のようにグループ分けし、グループごとに共通電極電圧を調整することにより、例えば上下方向での画面を見る位置での視野角を適切に調整することができる。

【0246】

上記の液晶表示装置は、前記走査線を駆動する走査線駆動手段と、前記走査線駆動手段に供給する、表示信号階調表示用の複数レベルの基準電圧を生成するとともに、この基準電圧を調整可能な基準電圧生成手段とを備えている構成として

もよい。

【0247】

また、上記の液晶表示装置の駆動方法は、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整する構成としてもよい。

【0248】

上記の構成によれば、表示信号階調表示用の複数レベルの基準電圧を生成し、かつこの基準電圧を調整するようにしているので、多数の階調電圧を多数の抵抗素子やスイッチにより生成する構成に対して、階調表示のための回路の合理化や共有化により、同回路を簡素化することができる。

【図面の簡単な説明】

【図1】

本発明の実施の一形態における TFT 方式の液晶パネルの構成を示す回路図である。

【図2】

図1に示した液晶パネルを備えた液晶表示装置の構成を示すブロック図である。

【図3】

図1に示した液晶パネルのドライバを除いて示す回路図である。

【図4】

一般的な液晶駆動波形の一例を示す波形図である。

【図5】

図4に示した液晶駆動波形の他の例であって、図4の場合よりも液晶層に印加される電圧が低い場合の波形図である。

【図6】

図2に示した液晶表示装置のソースドライバが備えるソースドライバ部の構成を示すブロック図である。

【図7】

図1に示した Vcom 調整回路の構成を示す概略のブロック図である。

【図8】

図 8 (a) は、図 7 に示した V_{com} 調整回路における定電流源の動作を示すものであって、基準電圧よりも高い出力電圧を得る場合の説明図、図 8 (b) は、同基準電圧よりも低い出力電圧を得る場合の説明図である。

【図 9】

図 7 に示した定電流源の構成を示す回路図である。

【図 10】

図 2 に示した液晶表示装置における液晶駆動波形の一例を示す波形図である。

【図 11】

図 10 に示した液晶駆動波形の他の例であって、図 10 の場合よりも液晶層に印加される電圧が低い場合の波形図である。

【図 12】

図 1 に示した V_{com} 調整回路から液晶パネルへの対向駆動電圧の印加状態を示す模式図である。

【図 13】

図 1 に示した V_{com} 調整回路から液晶パネルへの連続する 2 つのフレームにおける対向駆動電圧の印加状態を示す模式図である。

【図 14】

マルチドメイン液晶パネルにおける 1 画素分の液晶表示素子の構成を示す回路図である。

【図 15】

図 1 の液晶パネルの構成をマルチドメイン液晶パネルに適用した場合の構成を示す回路図である。

【図 16】

図 15 に示した構成の他の例を示す液晶パネルの回路図である。

【図 17】

本発明の実施の他の形態における TFT 方式の液晶表示装置の構成を示すブロック図である。

【図 18】

図 17 に示した基準電圧発生回路の構成を示す概略のブロック図である。

【図 19】

図 18 のものと比較する従来の基準電圧発生回路の構成を示す概略のブロック図である。

【図 20】

図 18 に示した γ 補正調整回路の構成を示すブロック図である。

【図 21】

図 21 (a) は、図 20 に示した γ 補正調整回路における定電流源の動作を示すものであって、基準電圧よりも高い出力電圧を得る場合の説明図、図 21 (b) は、同基準電圧よりも低い出力電圧を得る場合の説明図である。

【図 22】

図 20 に示した定電流源の構成を示す回路図である。

【図 23】

図 21 に示した基準電圧発生回路における階調表示データ（デジタル入力）と液晶駆動出力電圧（アナログ電圧）との関係（ γ 補正特性）を示すグラフである。

【図 24】

図 23 に示した γ 補正特性 γ_1 、 γ_2 を液晶パネルの各画素に適用した状態を示す模式図である。

【図 25】

図 23 に示した γ 補正特性 γ_1 、 γ_2 を液晶パネルの各画素に適用した場合の連続する 2 つのフレームでの液晶パネルの状態を示す模式図である。

【図 26】

図 24 に示した処理の他の例を示すものであって、3 種類の γ 補正特性 γ_1 、 γ_2 、 γ_3 を液晶パネルの各画素に適用した状態を示す模式図である。

【図 27】

図 26 に示した 3 種類の γ 補正特性 γ_1 、 γ_2 、 γ_3 を使用する場合における連続する 2 つのフレームでの液晶パネルの状態を示す模式図である。

【図 28】

図 17 に示した Vcom 調整回路の構成を示す概略のブロック図である。

【図 29】

液晶パネルの 1 画素での各視角 ϕ における、液晶セルへの印加電圧と輝度（透過率）との関係を示すグラフである。

【図 30】

図 30（a）は、大画面表示の場合に顕著となる、液晶パネルの上部と下部とで視野角が異なることの説明図、図 30（b）は図 30（a）の状態を解消した本発明の液晶表示装置を示す説明図、図 30（c）は図 30（a）の問題を解決するためのソースドライバの構成を示す概略のブロック図である。

【図 31】

液晶パネルにおける 2 個の副画素を有する 1 画素の構成を示す回路図である。

【図 32】

図 32（a）は、図 31 に示した画素における信号電圧と画素の光量との関係を示すグラフ、図 32（b）は図 32（a）のグラフにおいて画素の光量の一部の範囲を拡大して示すグラフである。

【図 33】

図 33（a）は、液晶表示装置において視野角分布を所定の状態に調整した場合を示すものであって、画面の上側から見て画面が鮮明に見えるようにした場合を示す説明図、図 33（b）は同調整により画面の下側から見て画面が鮮明に見えるようにした場合を示す説明図である。

【図 34】

図 33（a）（b）に示した両視野角分布の調整によって得られる本発明の視野角分布の一例を示す説明図である。

【図 35】

従来の大画面の液晶表示装置において、上からと下方からとの見る位置の違いにより視野角特性が異なる状態を示す説明図である。

【図 36】

抵抗分割回路にて分割した電圧そのままを使用して液晶パネルへの印加電圧を作成する従来のソースドライバの構成とそれによる液晶パネルでの表示状態を示す説明図である。

【図 37】

図 36 の構成により固定された γ 特性を示すグラフである。

【図 38】

図 38 (a) は、予め γ 補正調整回路で調整された電圧に基づき、液晶パネルへの印加電圧を作成する本発明の実施の形態のソースドライバの構成とそれによる液晶パネルでの表示状態を示す説明図、図 38 (b) は、上記ソースドライバにおいて γ 補正された電圧を液晶パネルに印加する状態を示す説明図である。

【図 39】

本発明の実施の形態の液晶表示装置において、対向電極分割による均一表示技術と不揮発メモリ内蔵による γ 調整技術とを備えたことを示す説明図である。

【図 40】

本発明の実施の形態の液晶表示装置が備える表示メモリの構成を示す説明図である。

【図 41】

本発明の実施の形態の液晶表示装置が備える表示メモリの構成を示す説明図である。

図 40 に示した表示メモリの動作を示すタイミングチャートである。

【図 42】

図 42 (a) は、液晶パネルの表裏面における液晶分子の配向方向を示す説明図、図 42 (b) は、図 42 (a) の設定における上面から見た液晶分子の配向状態を示す説明図、図 42 (c) は、図 42 (a) の設定における左右方向から見た液晶分子の配向状態を示す説明図、図 42 (d) は、図 42 (a) の設定における上下方向から見た液晶分子の配向状態を示す説明図である。

【図 43】

図 42 (a) の設定において、正面および上下方向から液晶パネルを見た場合の、液晶への印加電圧と輝度との関係を示すグラフである。

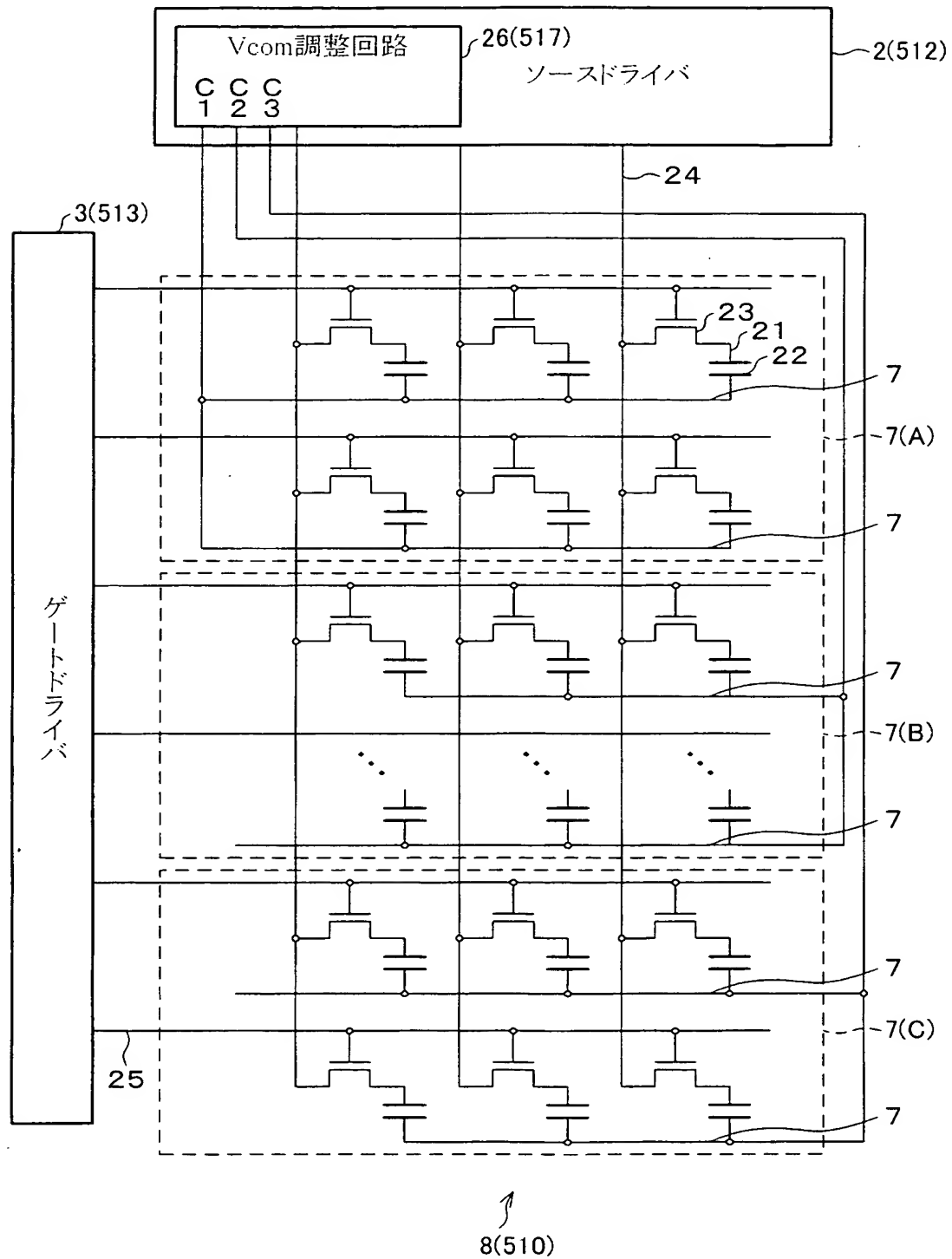
【符号の説明】

- 1,501 液晶表示装置
2,102 202,512 ソースドライバ（信号線駆動手段）

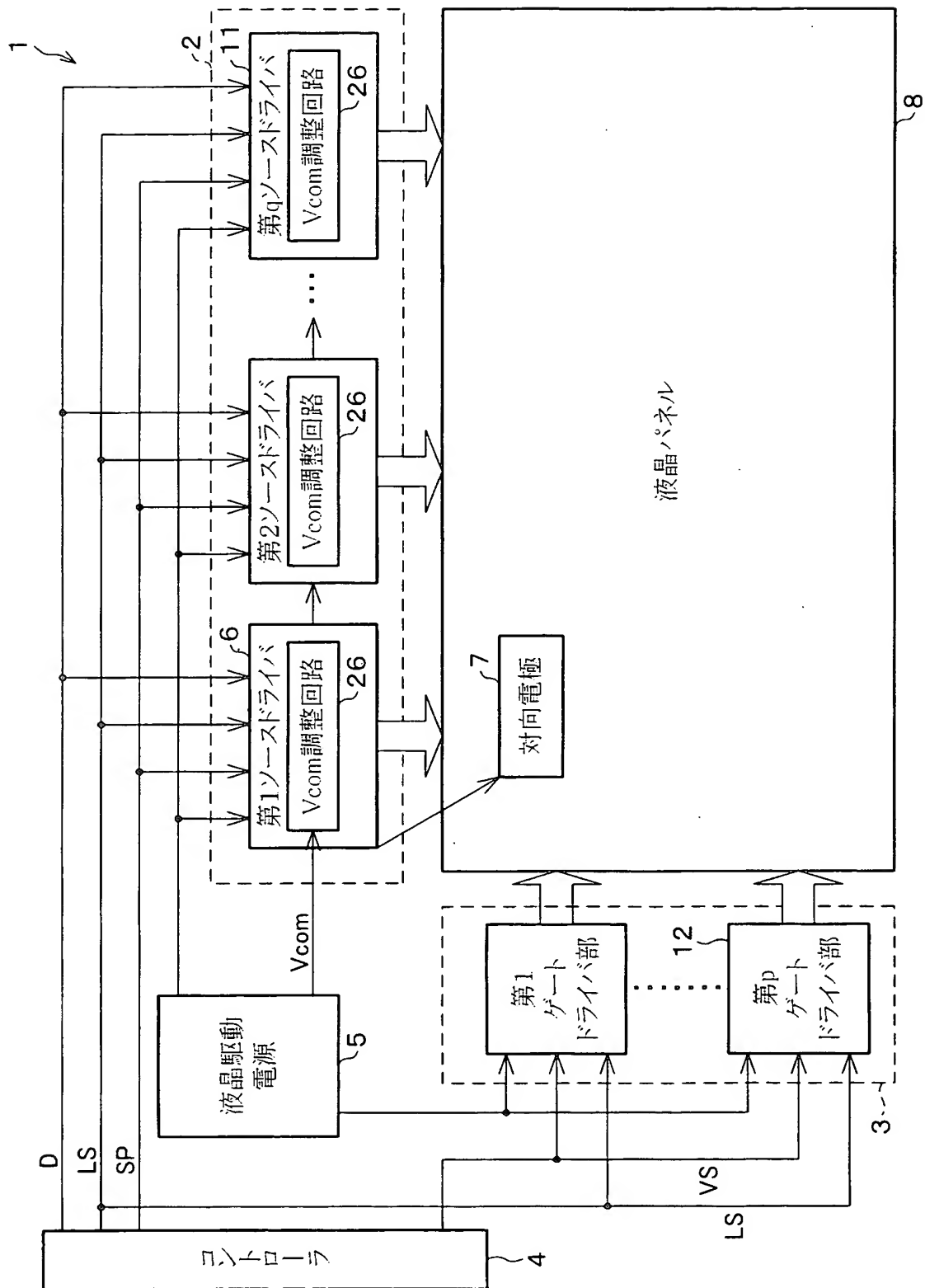
3, 103 513	ゲートドライバ（走査線駆動手段）
4	コントローラ
5	液晶駆動電源
7, 107 a , 107 b	対向電極
8, 510	液晶パネル
1 1	ソースドライバ部
1 2	ゲートドライバ部
2 1	画素電極
2 2	画素容量
2 3	T F T
2 4	ソースライン（信号線）
2 5	ゲートライン（走査線）
26, 126, 226, 517	V c o m調整回路（共通電極電圧供給手段）
51, 52, 534, 535	定電流源
53, 536, 552	バッファアンプ
1 0 8	マルチドメイン液晶パネル
515, 516	表示メモリ（補正情報記憶手段）
5 2 1	基準電圧発生回路（基準電圧生成手段）
5 3 1	γ 補正調整回路
5 5 3	V c o m調整部

【書類名】 図面

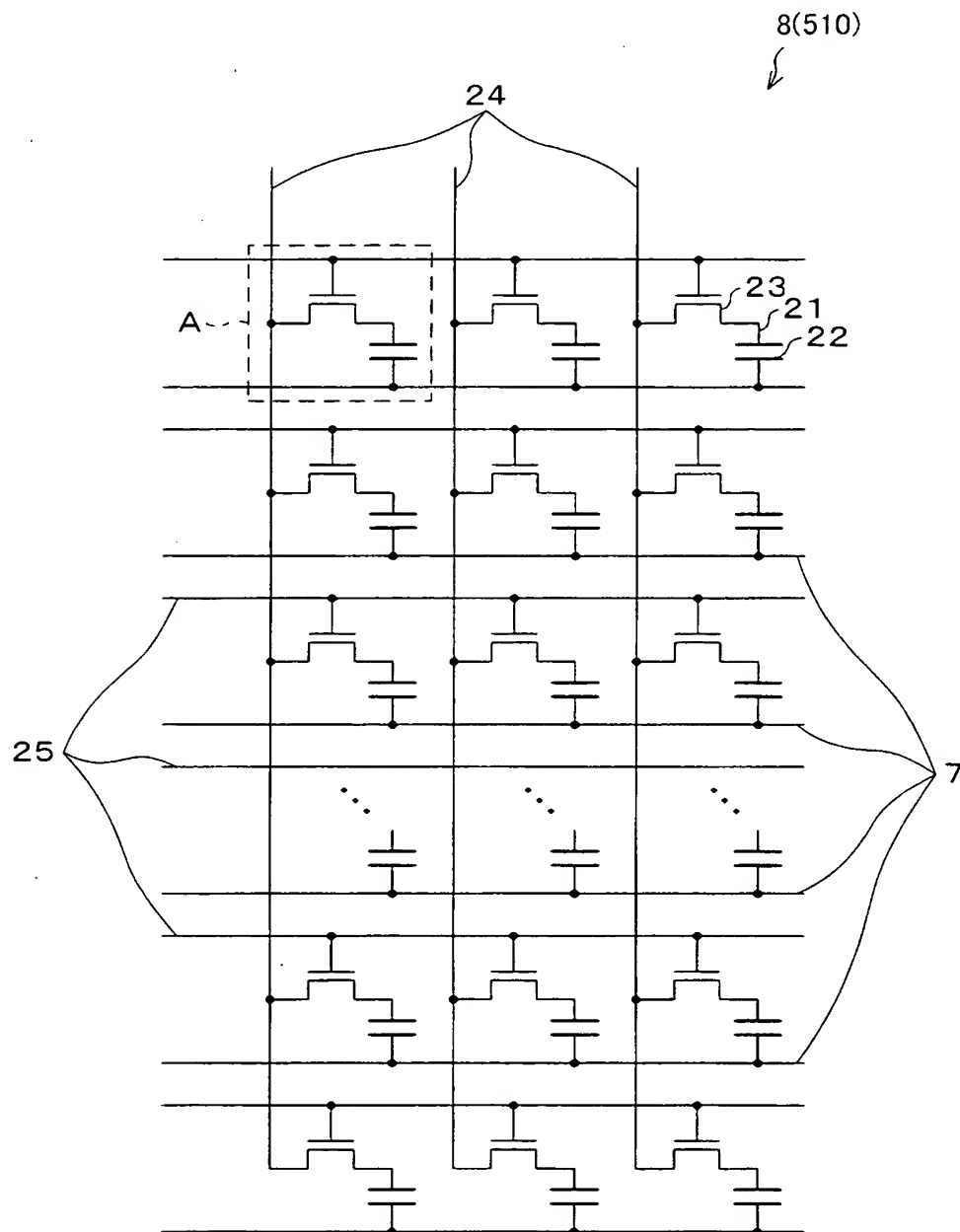
【図 1】



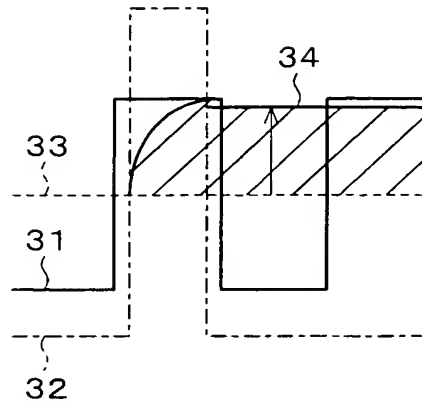
【図2】



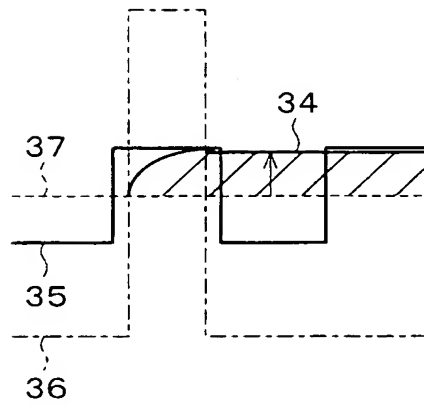
【図 3】



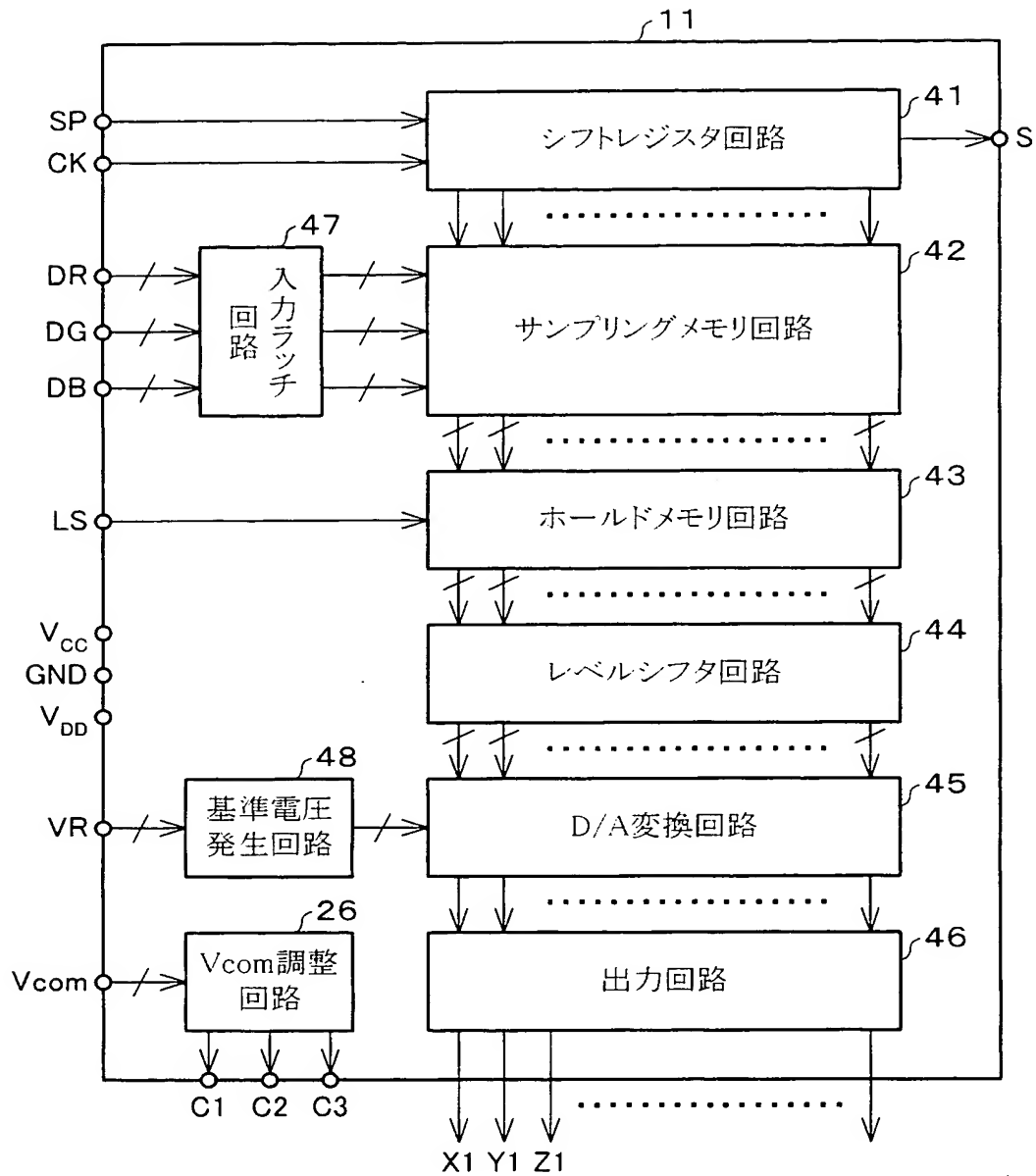
【図 4】



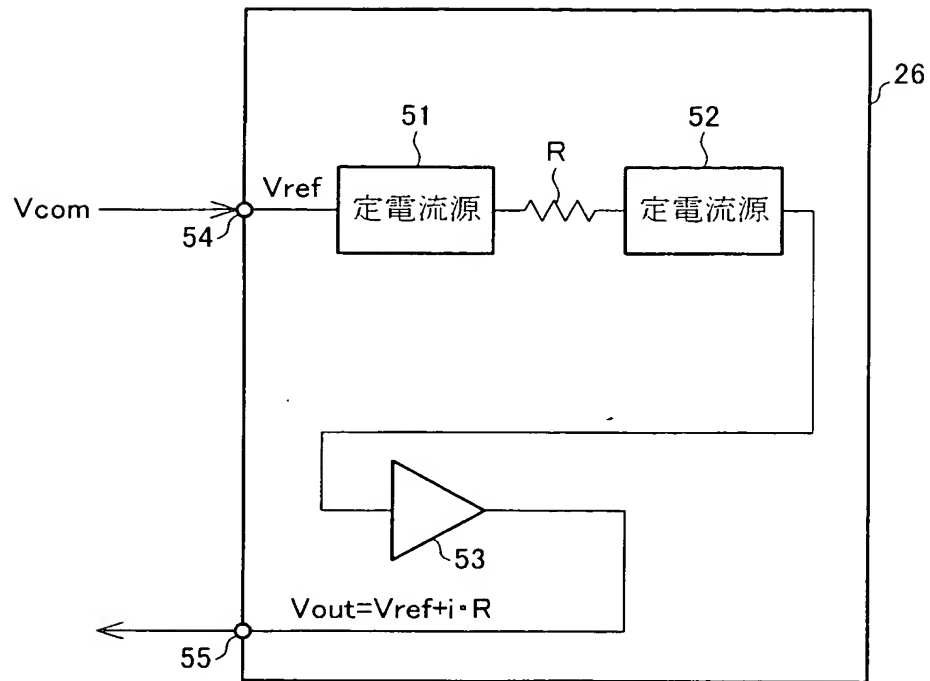
【図 5】



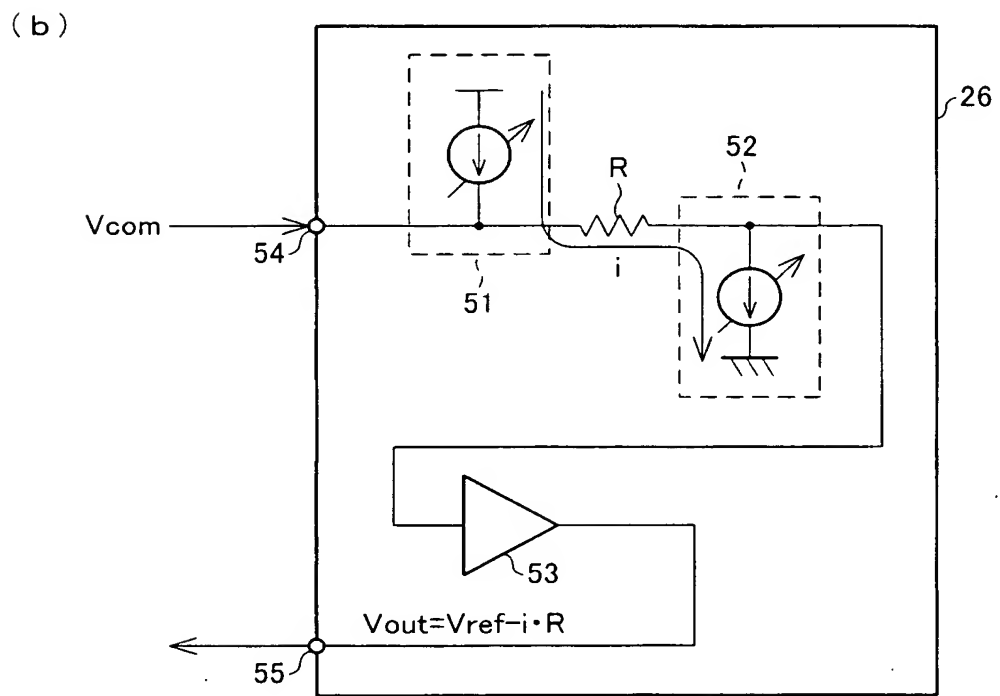
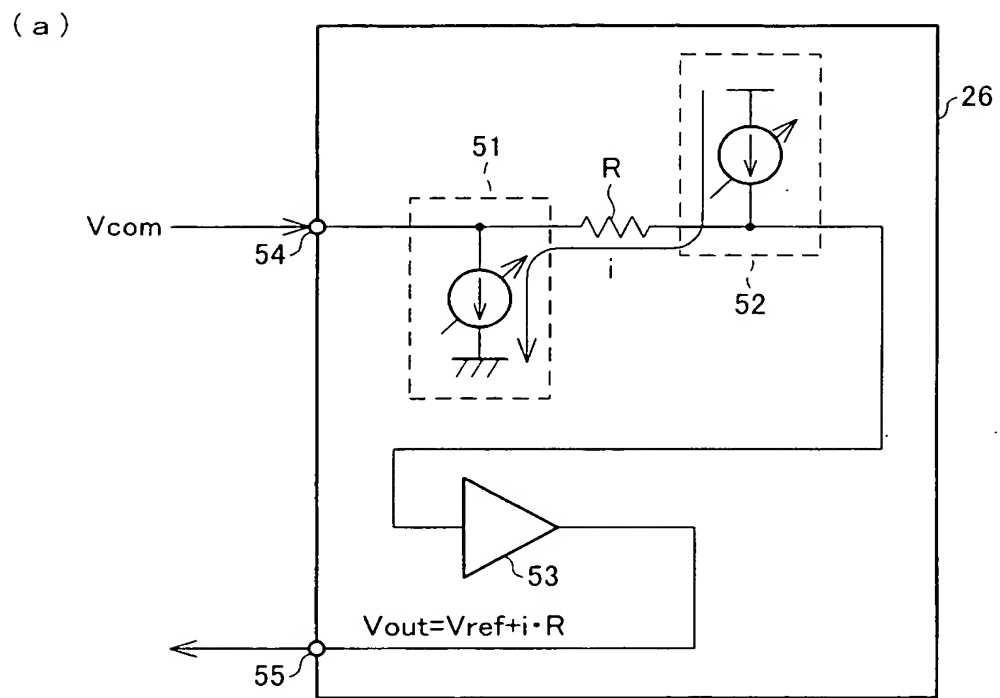
【図6】



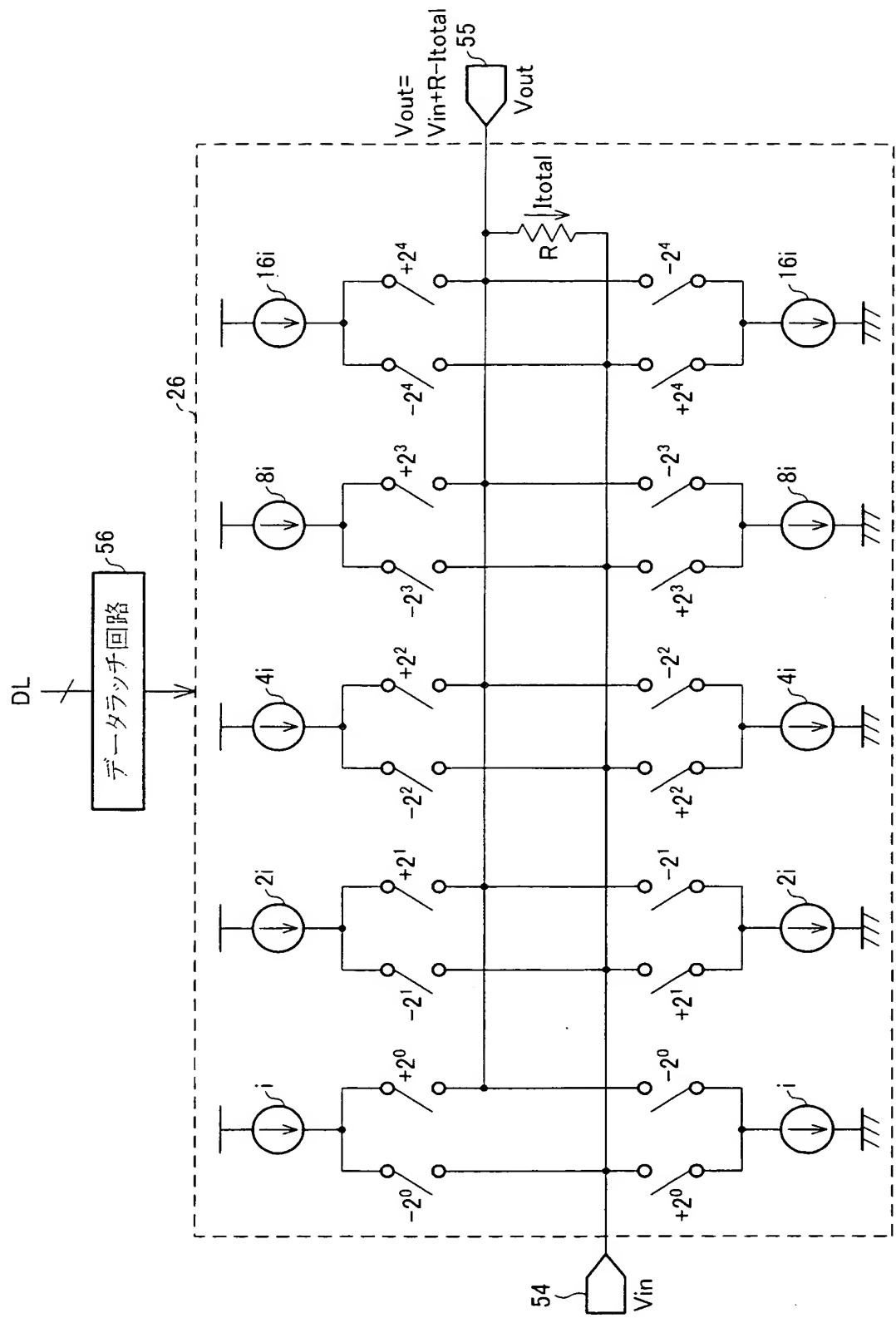
【図 7】



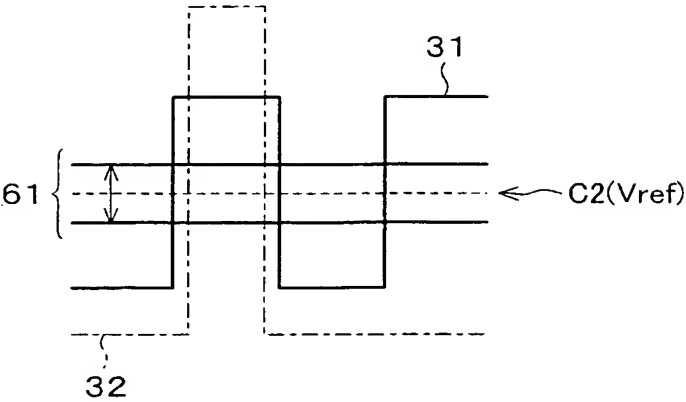
【図 8】



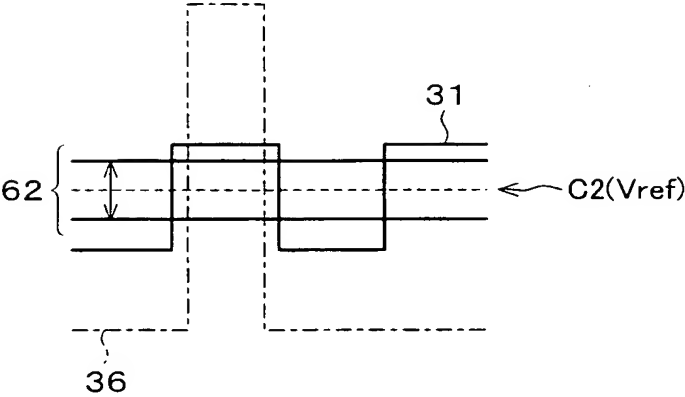
【図 9】



【図 1 0】



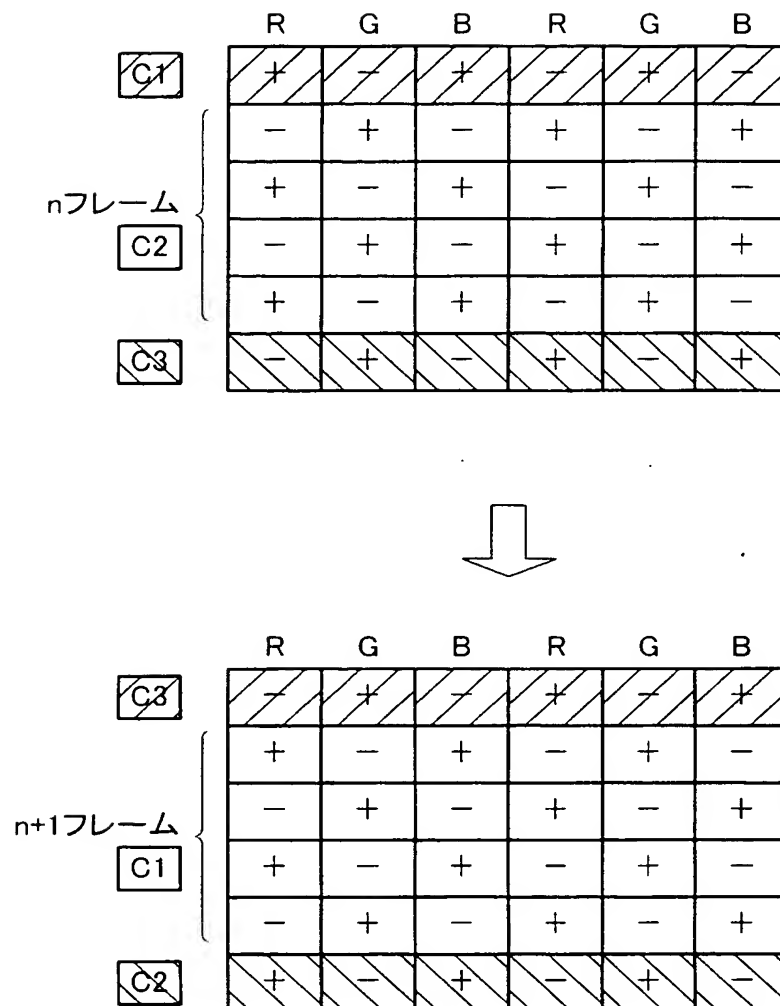
【図 1 1】



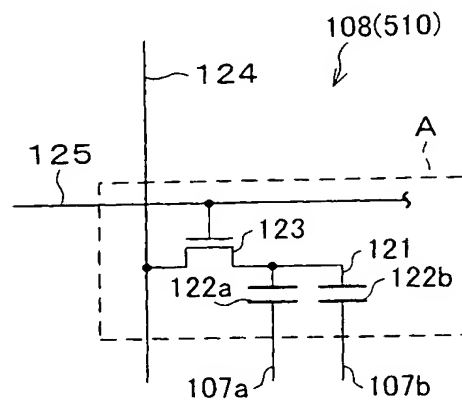
【図 1 2】

	R	G	B	R	G	B
C1	+	-	+	-	+	-
C2	-	+	-	+	-	+
	+	-	+	-	+	-
	-	+	-	+	-	+
C3	-	+	-	+	-	+

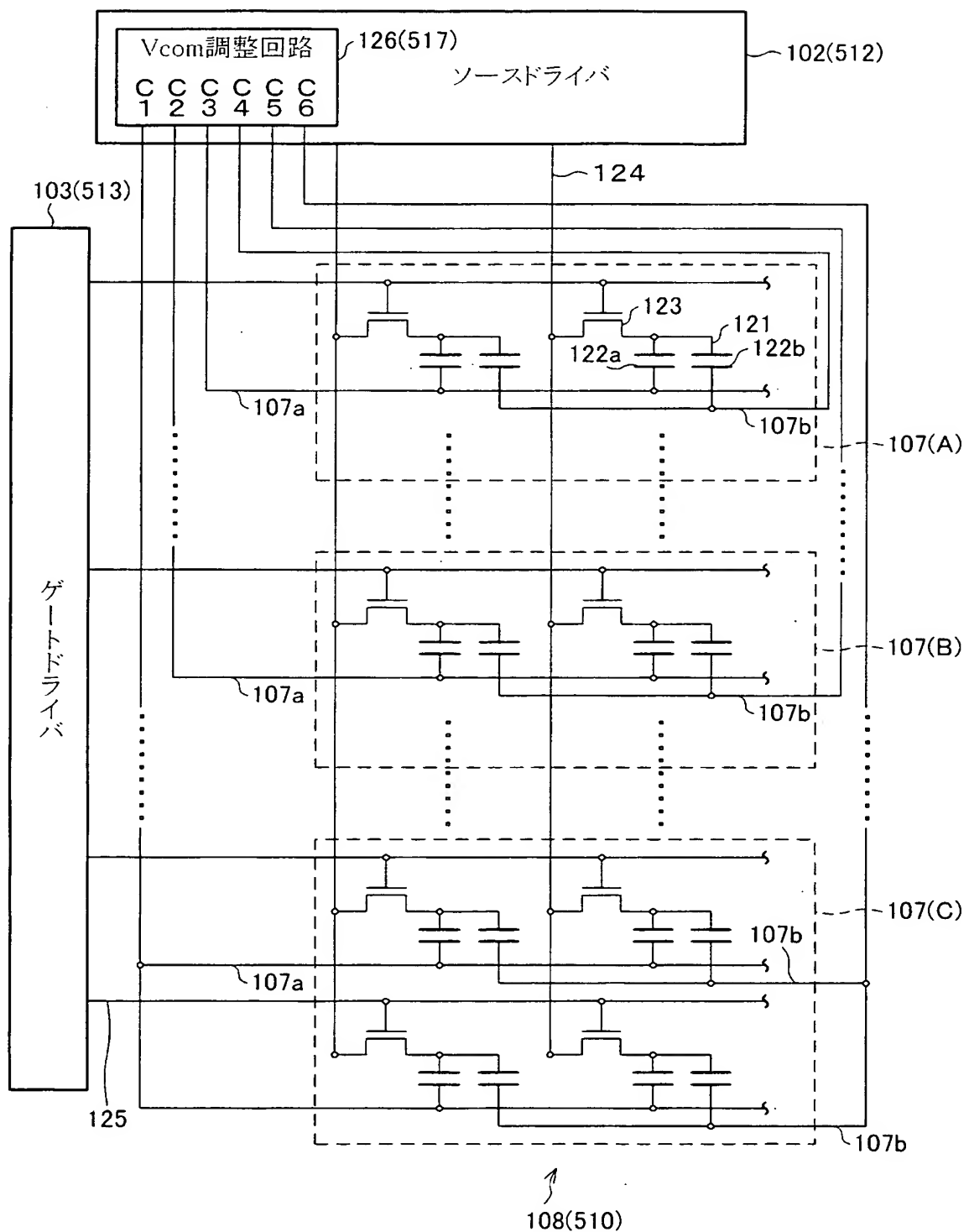
【図 13】



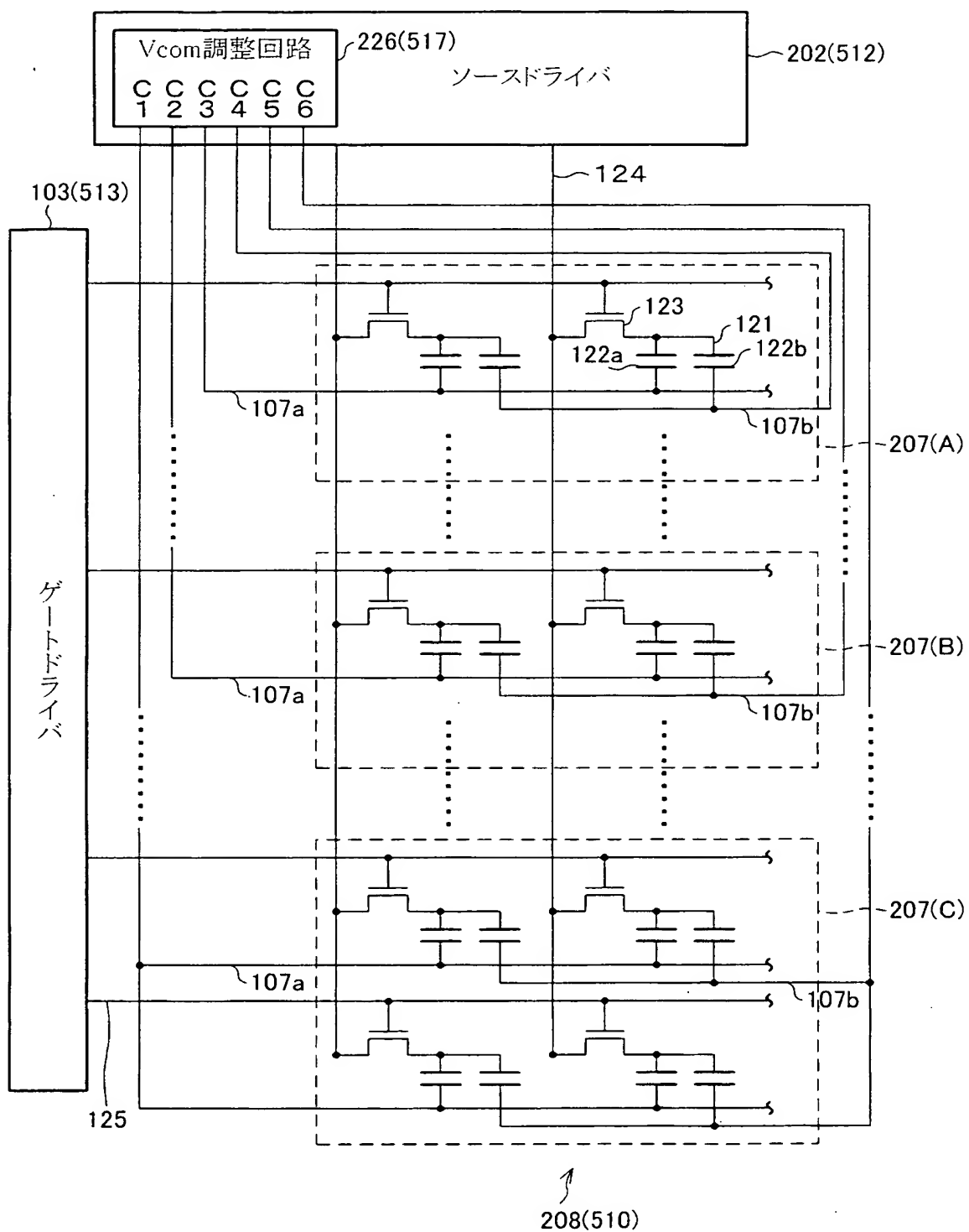
【図 14】



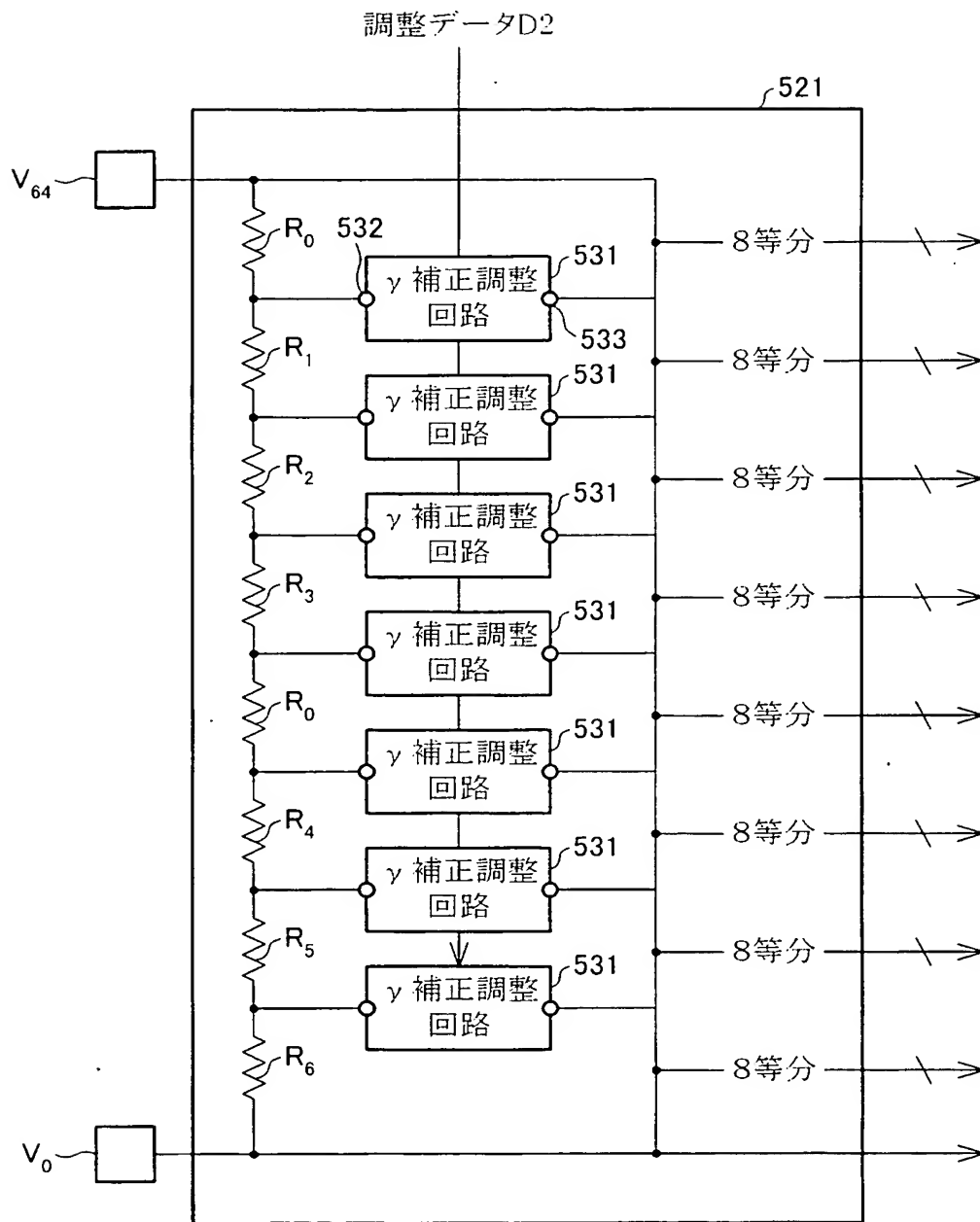
【図 15】



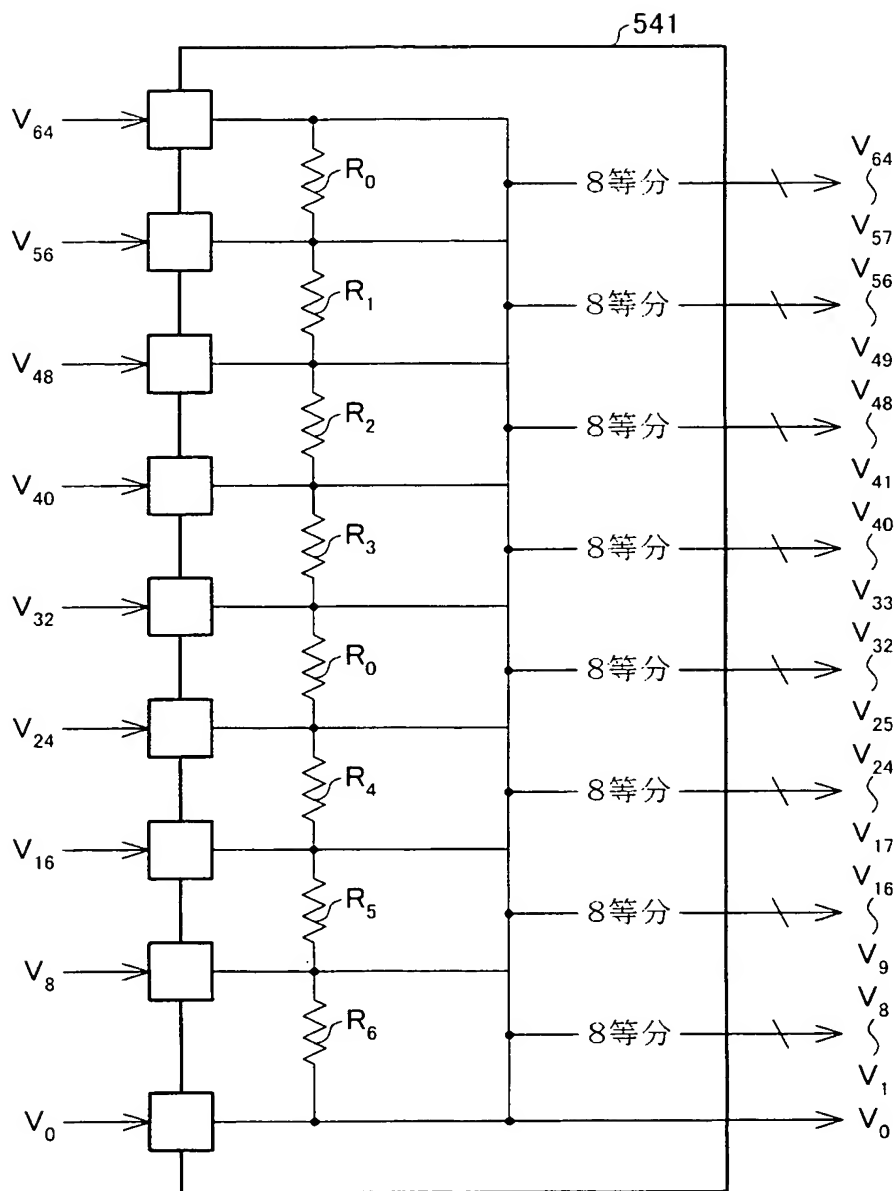
【図 16】



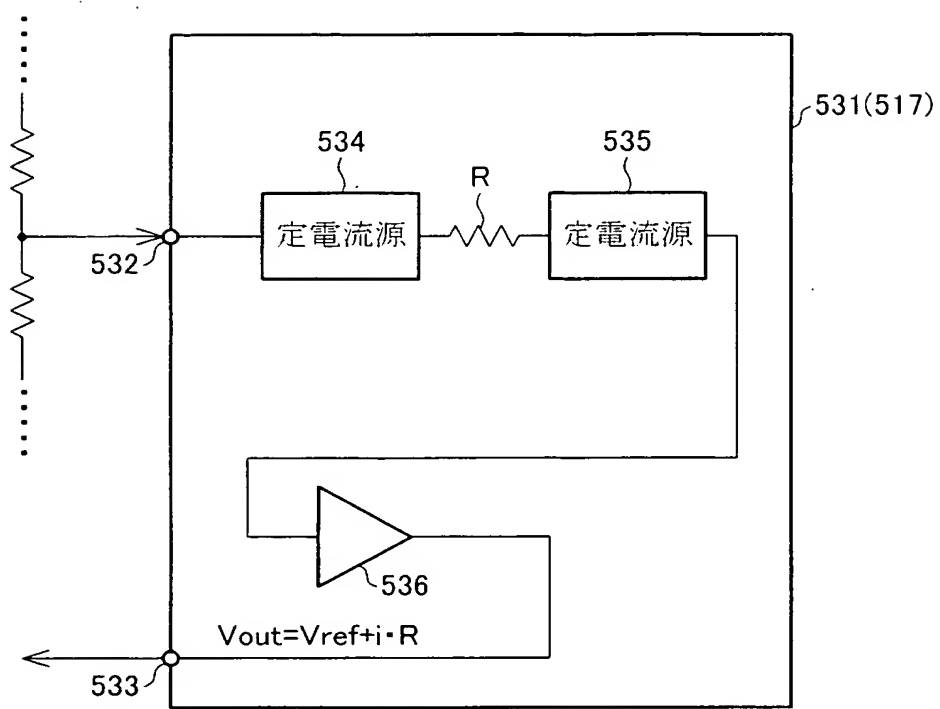
【図 18】



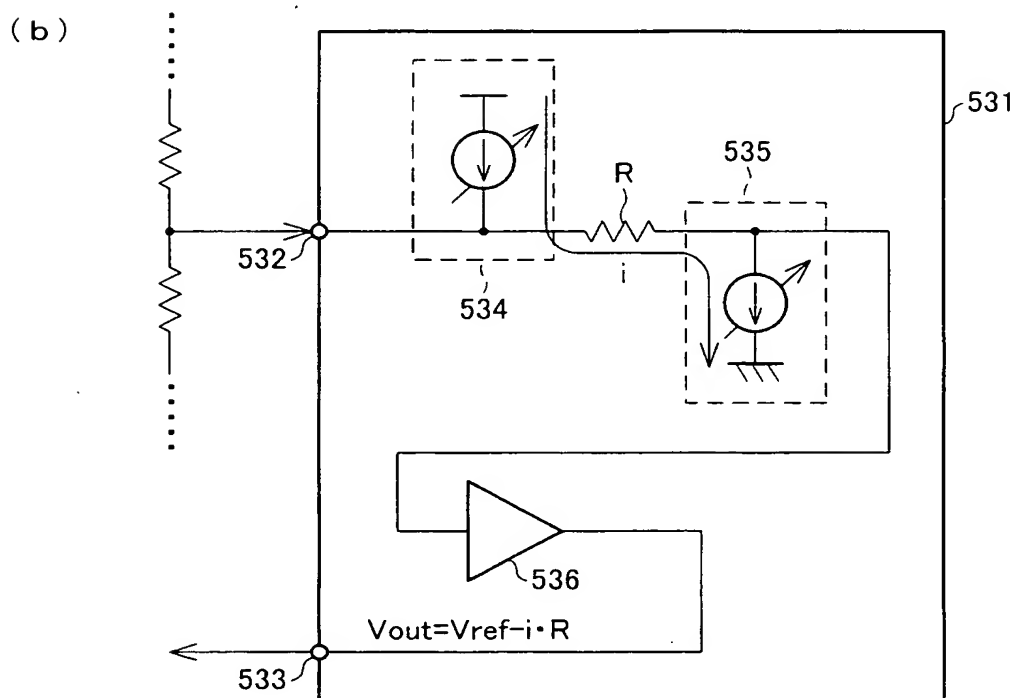
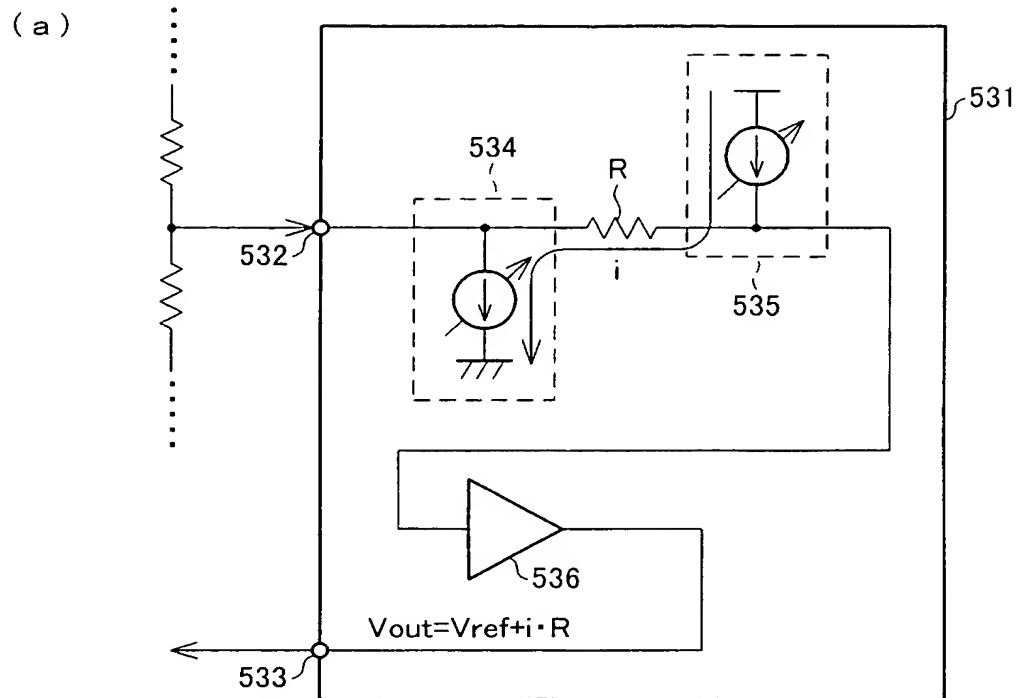
【図 19】



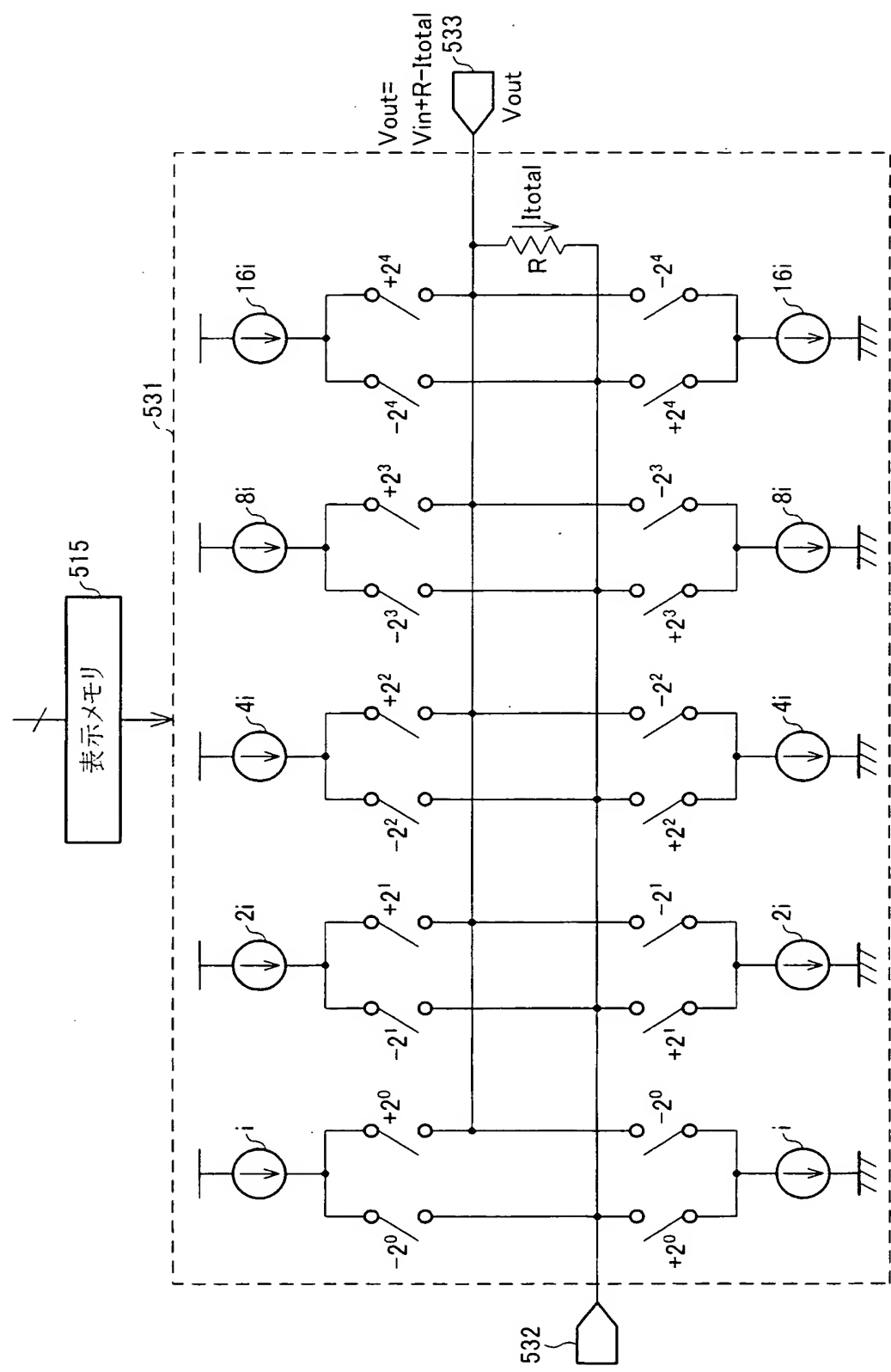
【図 20】



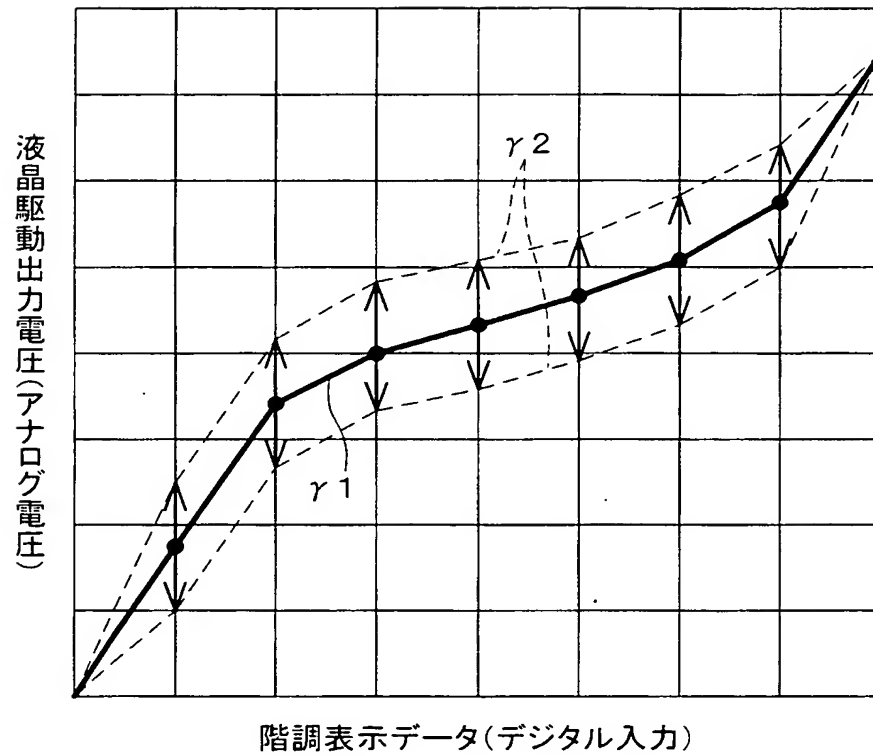
【図 21】



【図 22】



【図 23】



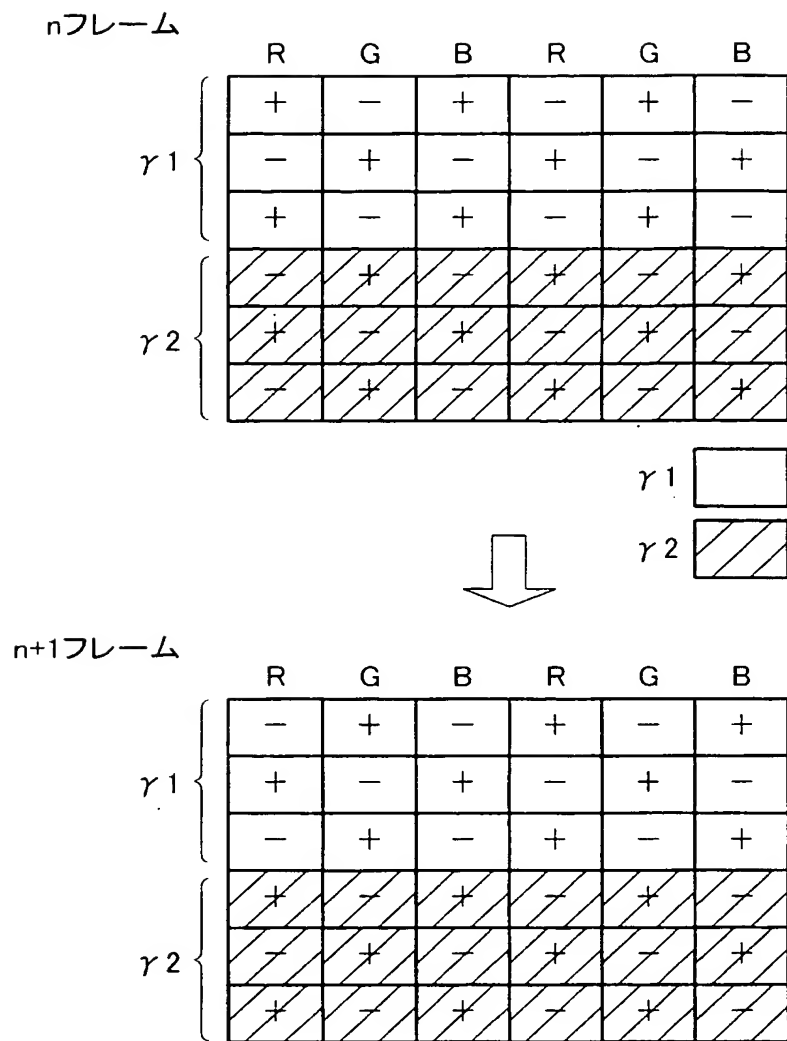
【図 24】

	R	G	B	R	G	B
$r1$	+	-	+	-	+	-
	-	+	-	+	-	+
	+	-	+	-	+	-
$r2$	-	+	-	+	-	+
	+	-	+	-	+	-
	-	+	-	+	-	+













$r1$




$r2$

【図 25】

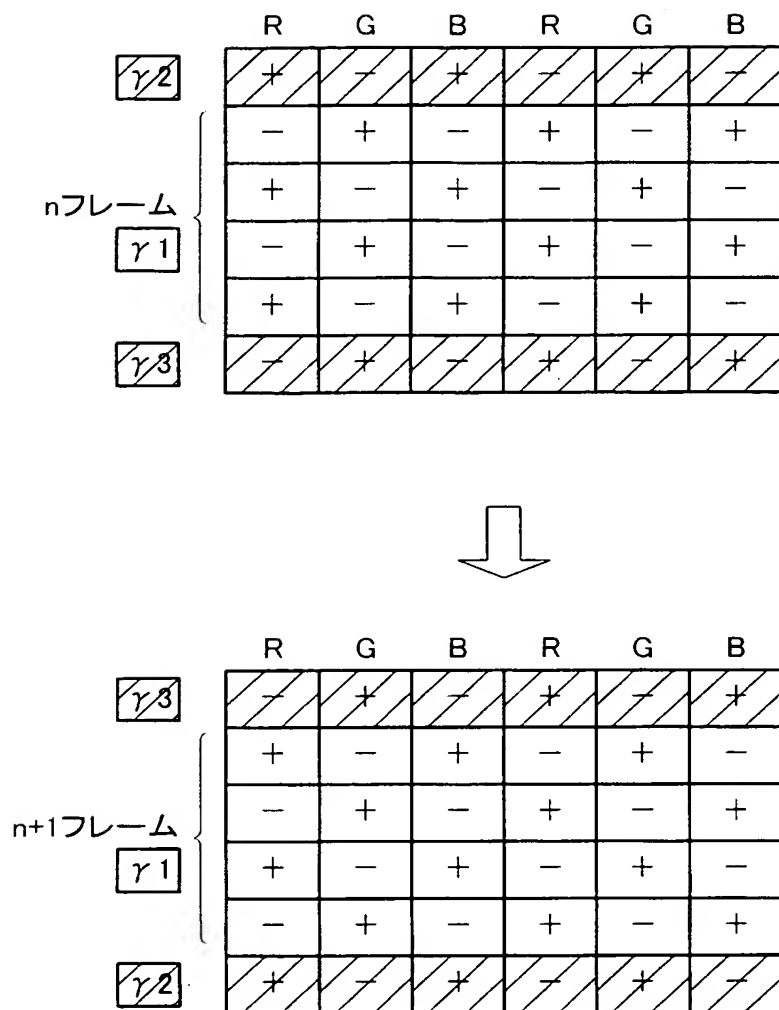


【図 26】

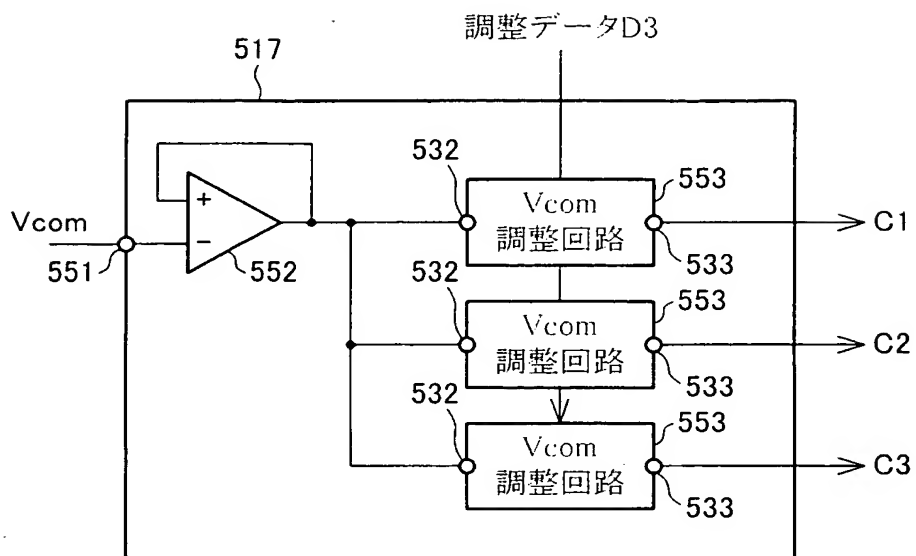
	R	G	B	R	G	B
$r2$						
$r1$	-	+	-	+	-	+
	+	-	+	-	+	-
	-	+	-	+	-	+
	+	-	+	-	+	-
$r2$						

$r1$ 
 $r2$ 
 $r3$ 

【図 27】

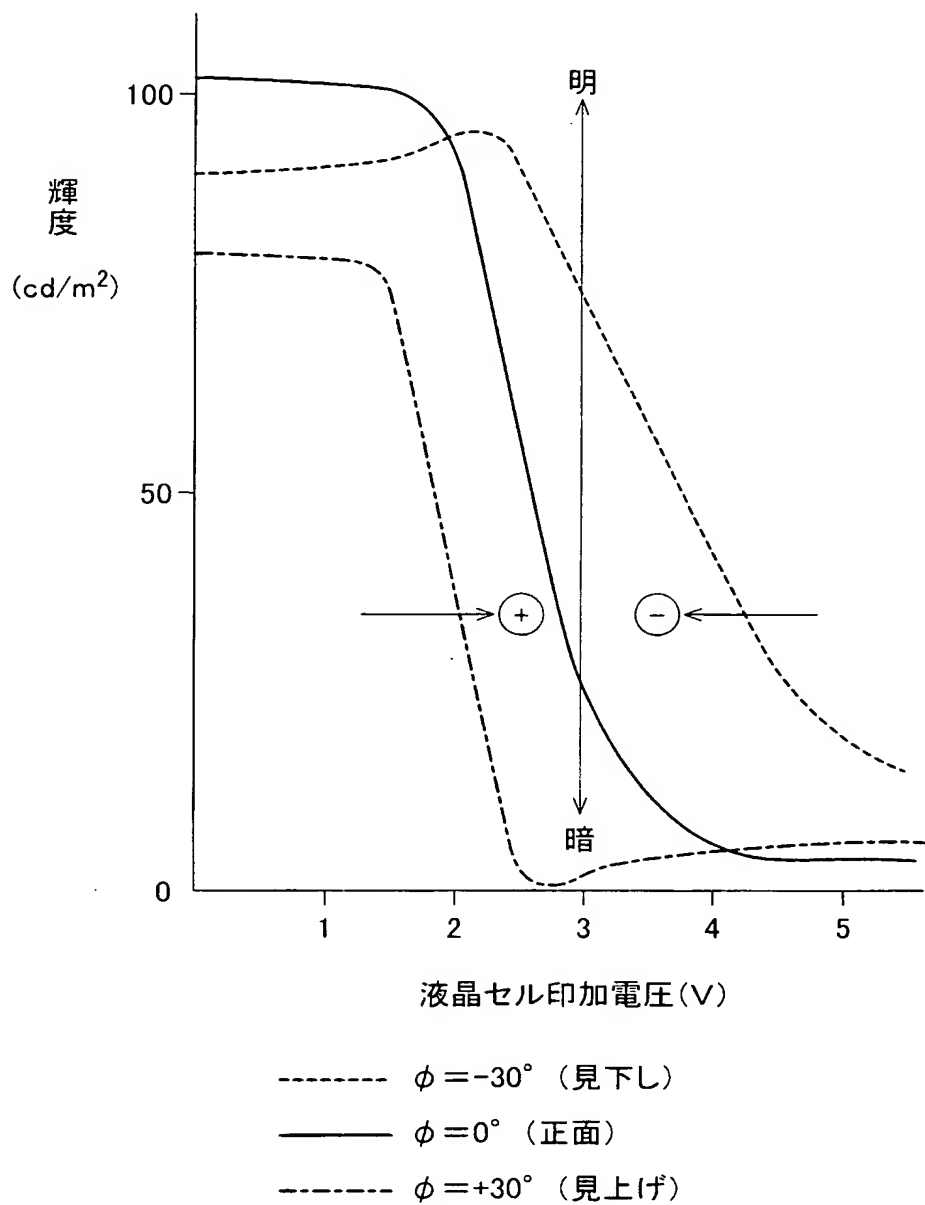


【図 28】

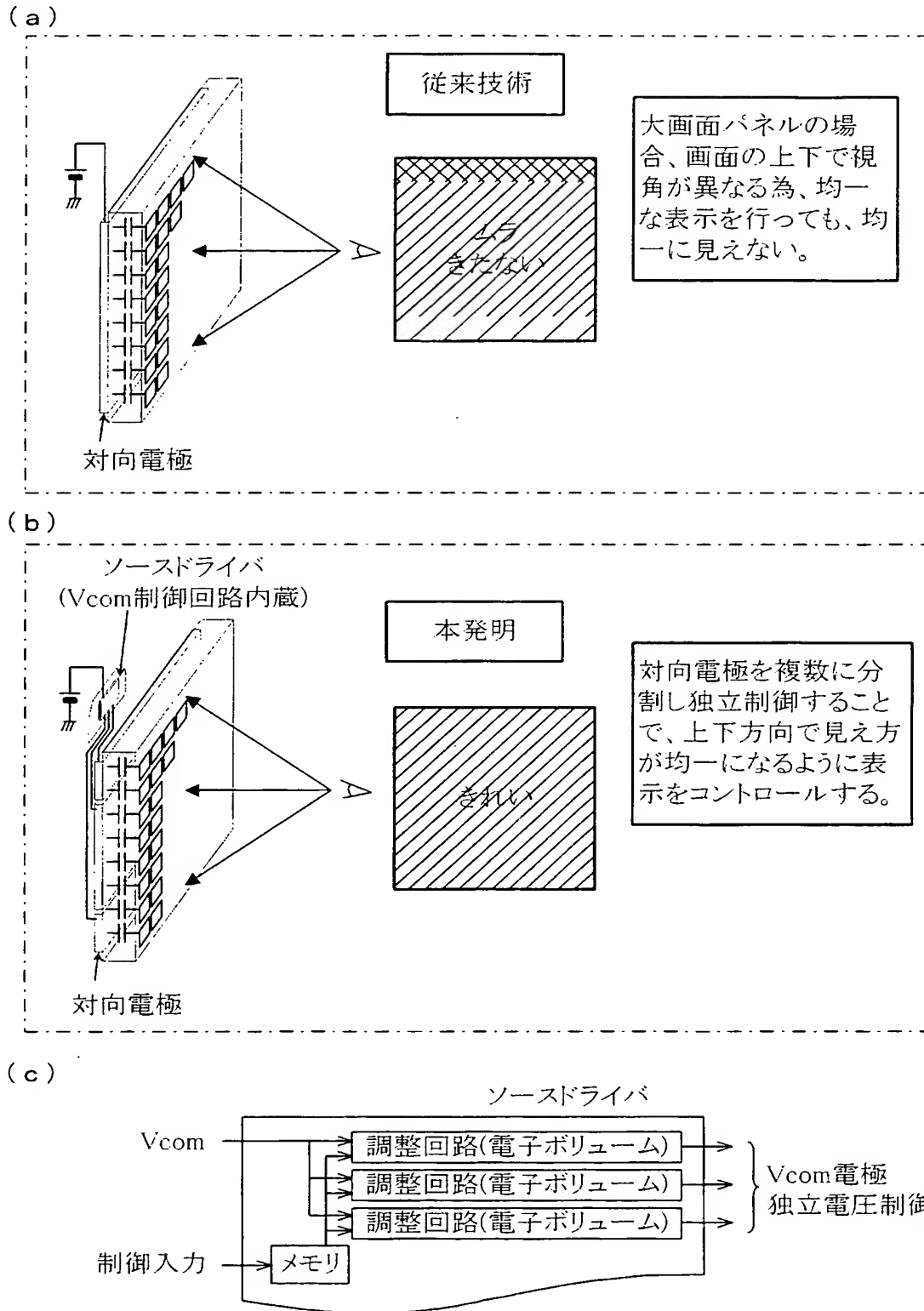


【図 29】

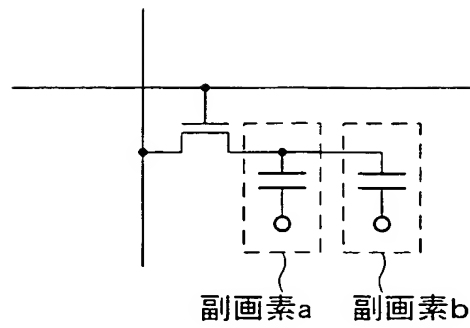
液晶パネルの1つの画素の輝度と視角の関係を表したグラフ



【図 30】

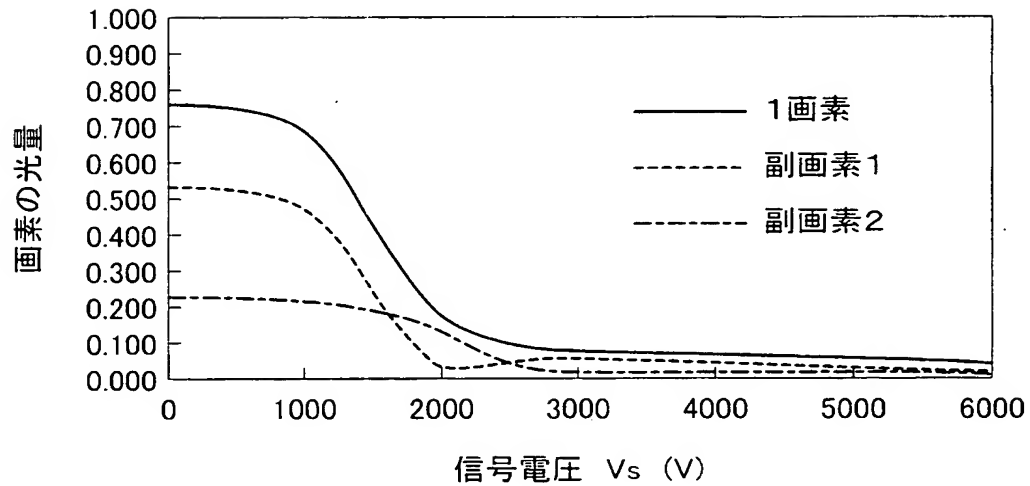


【図 31】

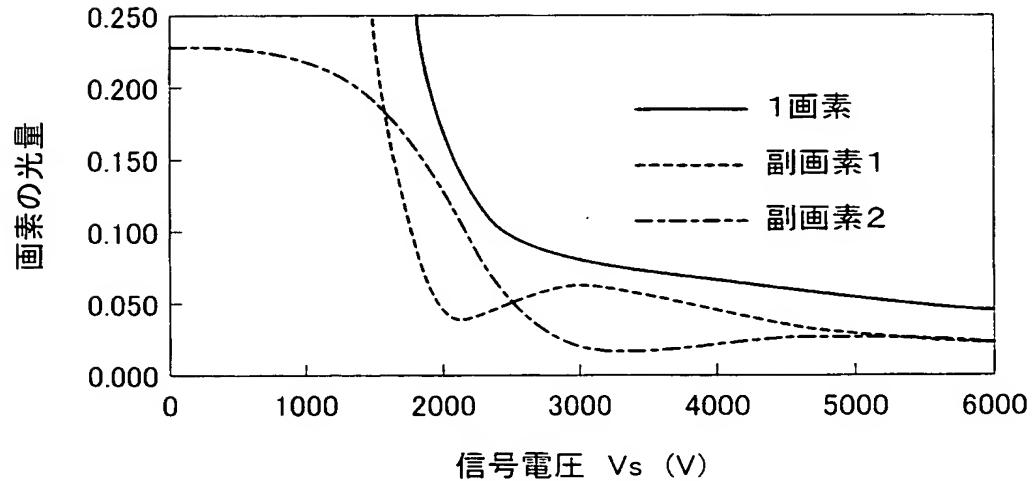


【図 3 2】

(a)

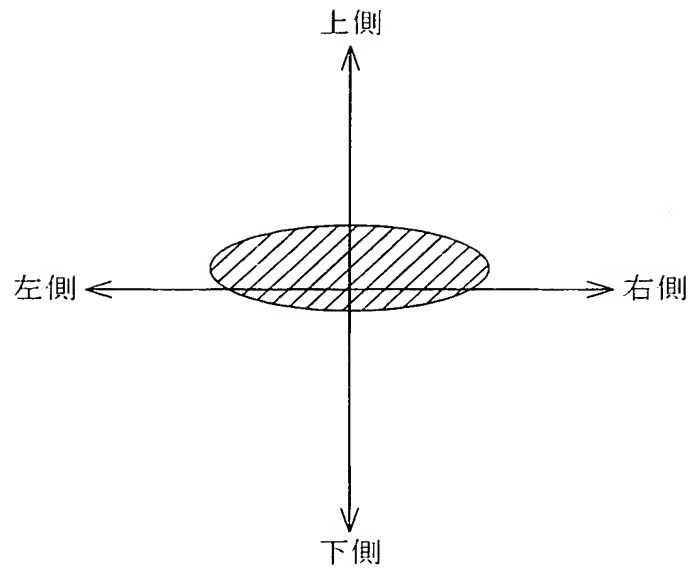
画素の光量-信号電圧特性 ($\theta = 40^\circ$)

(b)

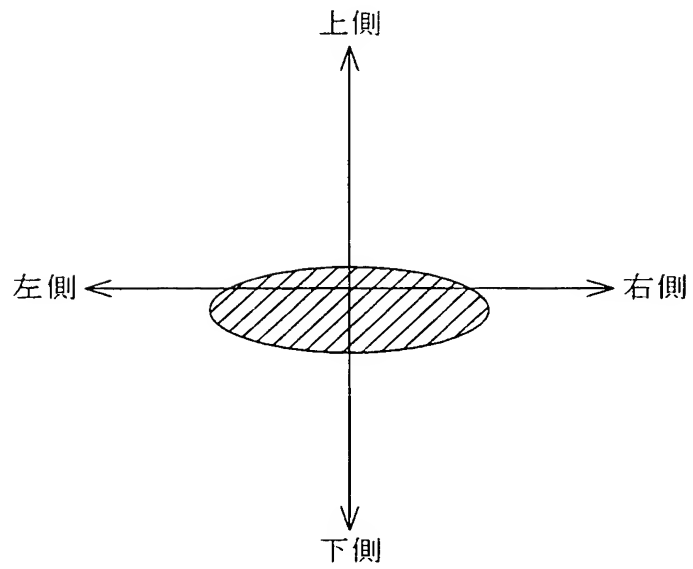
画素の光量-信号電圧特性 ($\theta = 40^\circ$)

【図 33】

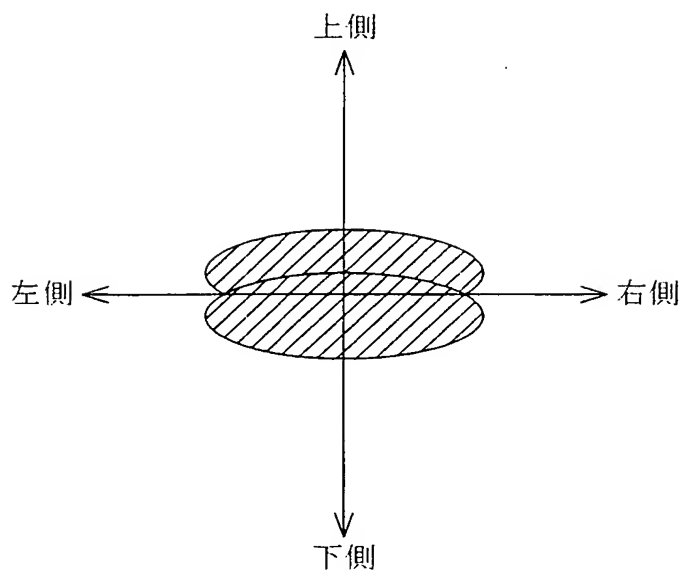
(a)



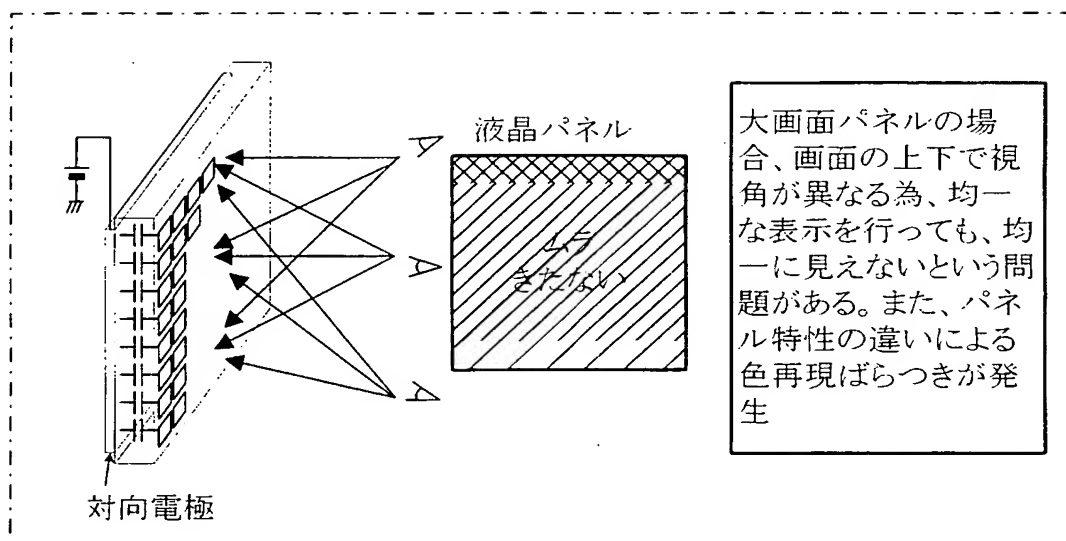
(b)



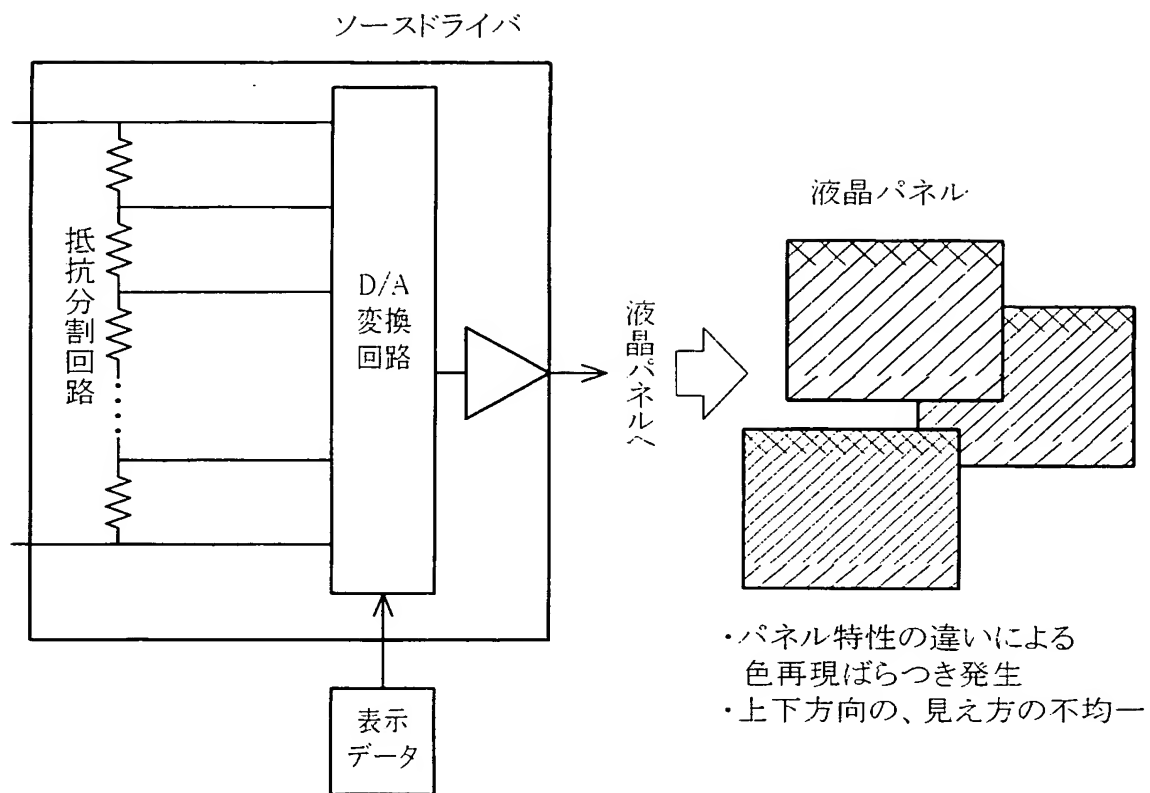
【図 3 4】



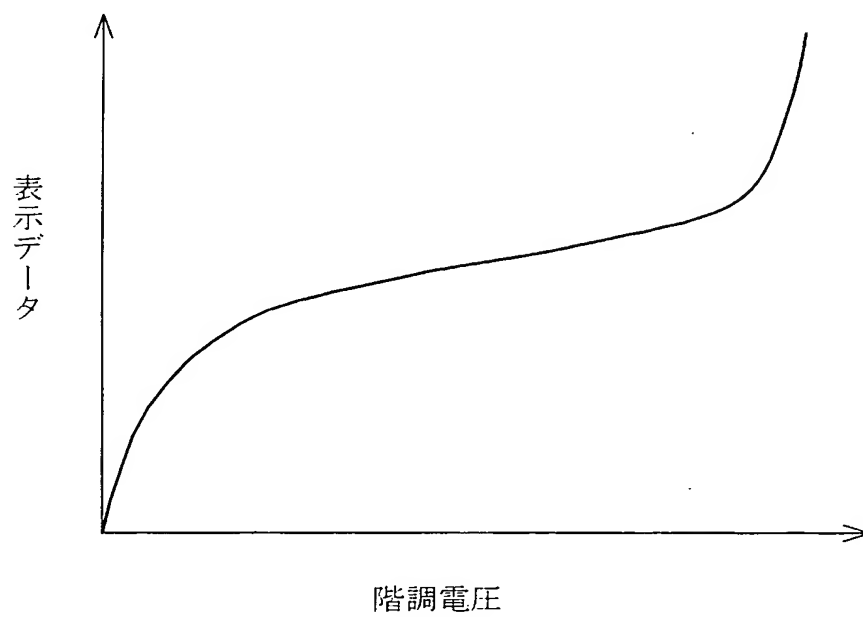
【図 3 5】



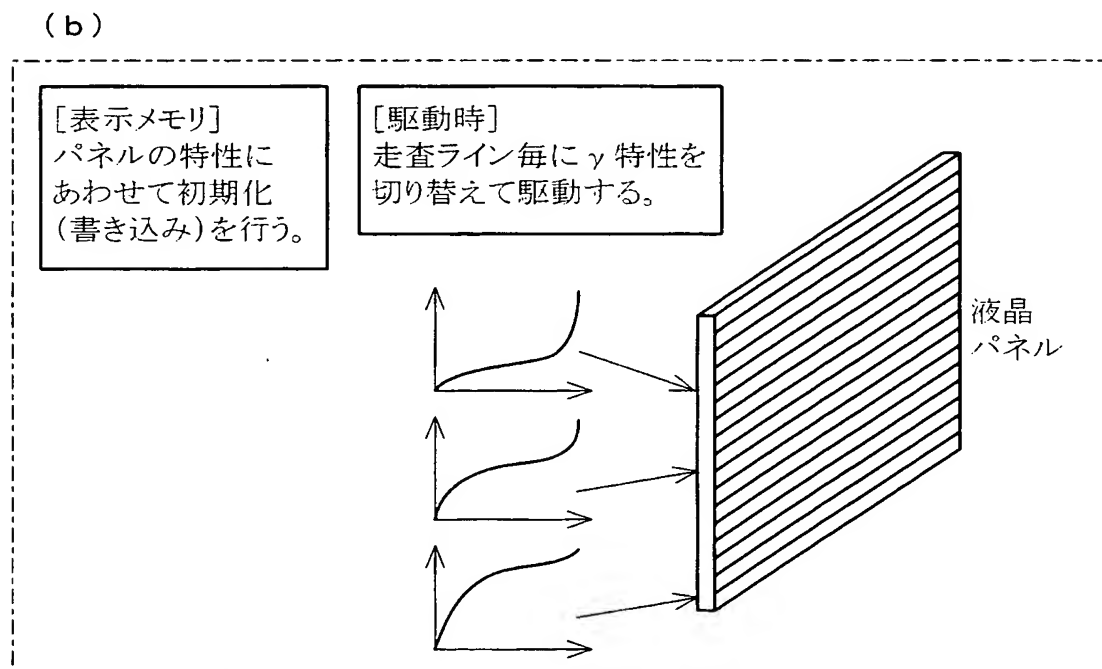
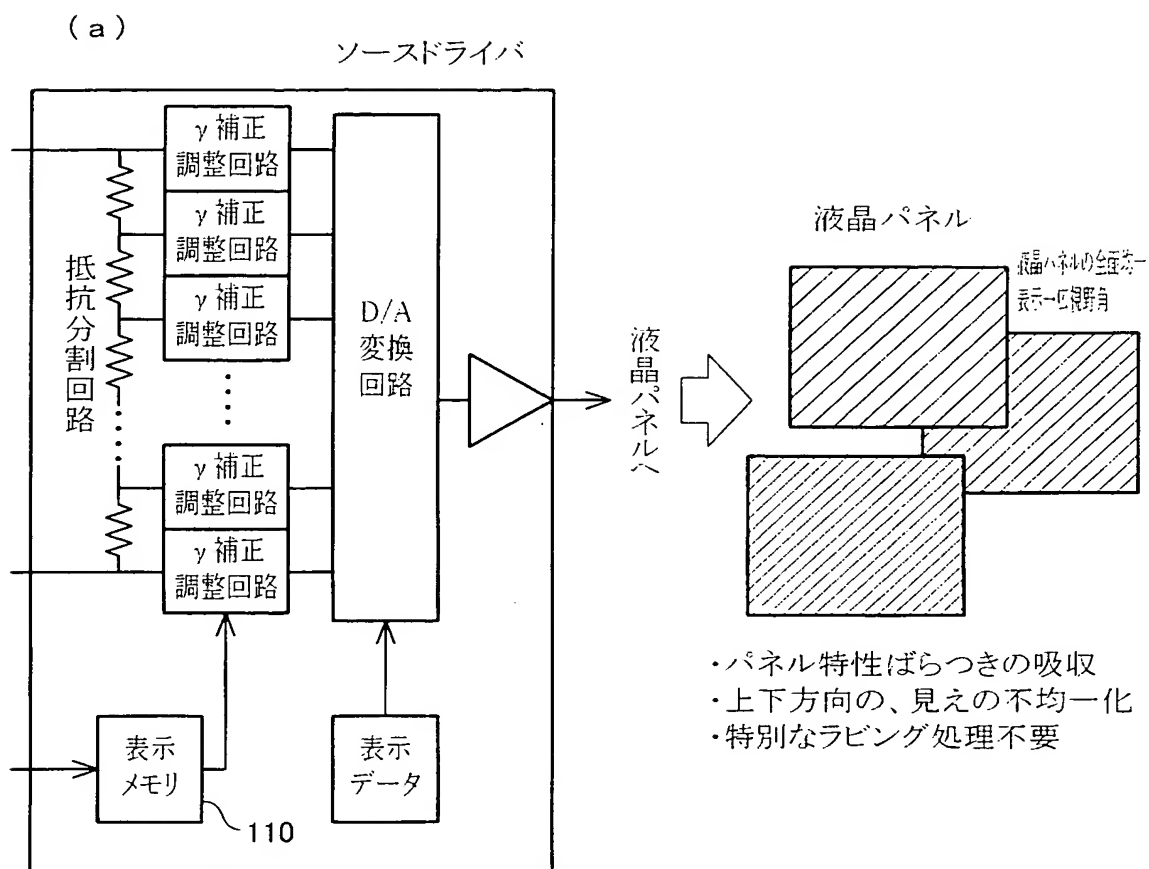
【図 36】



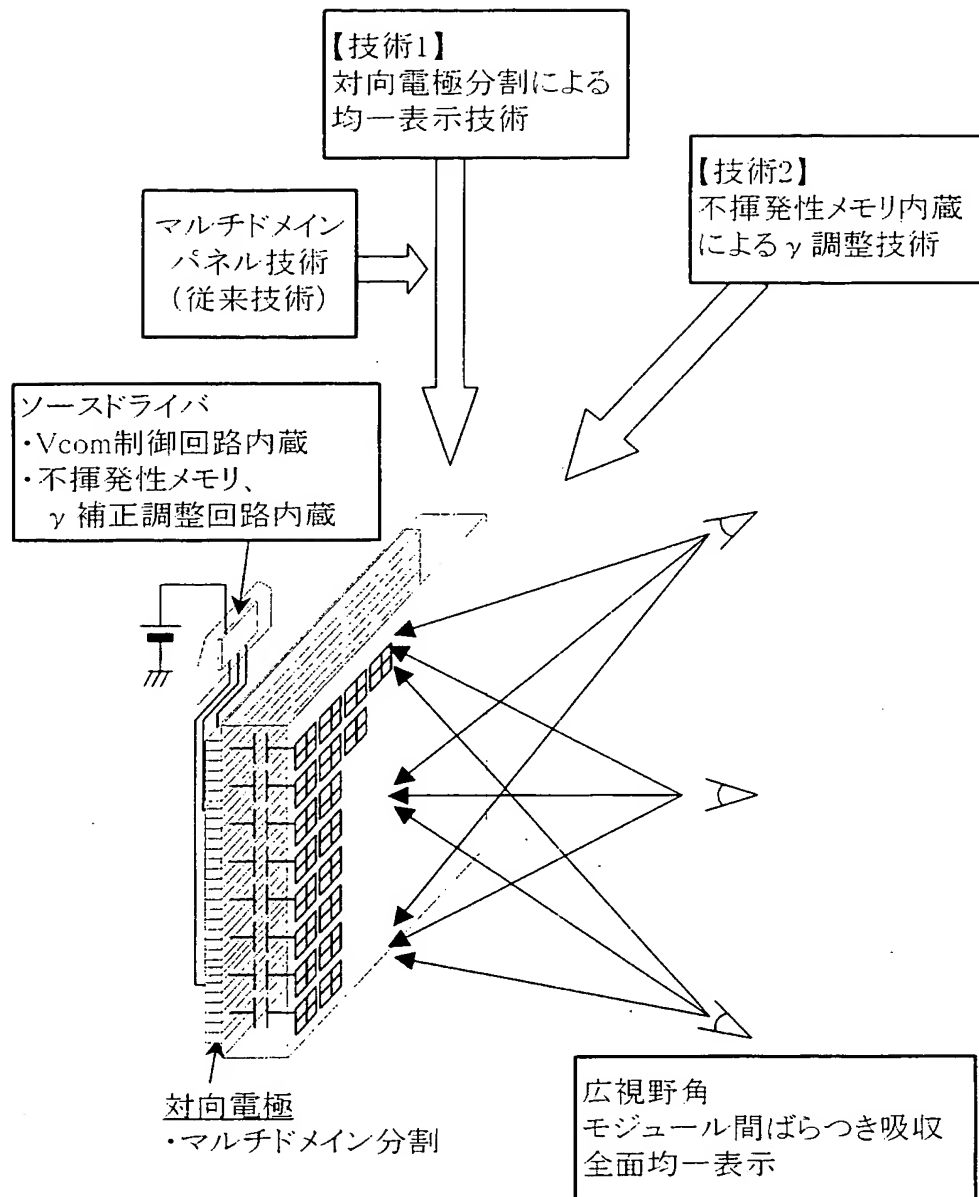
【図 37】



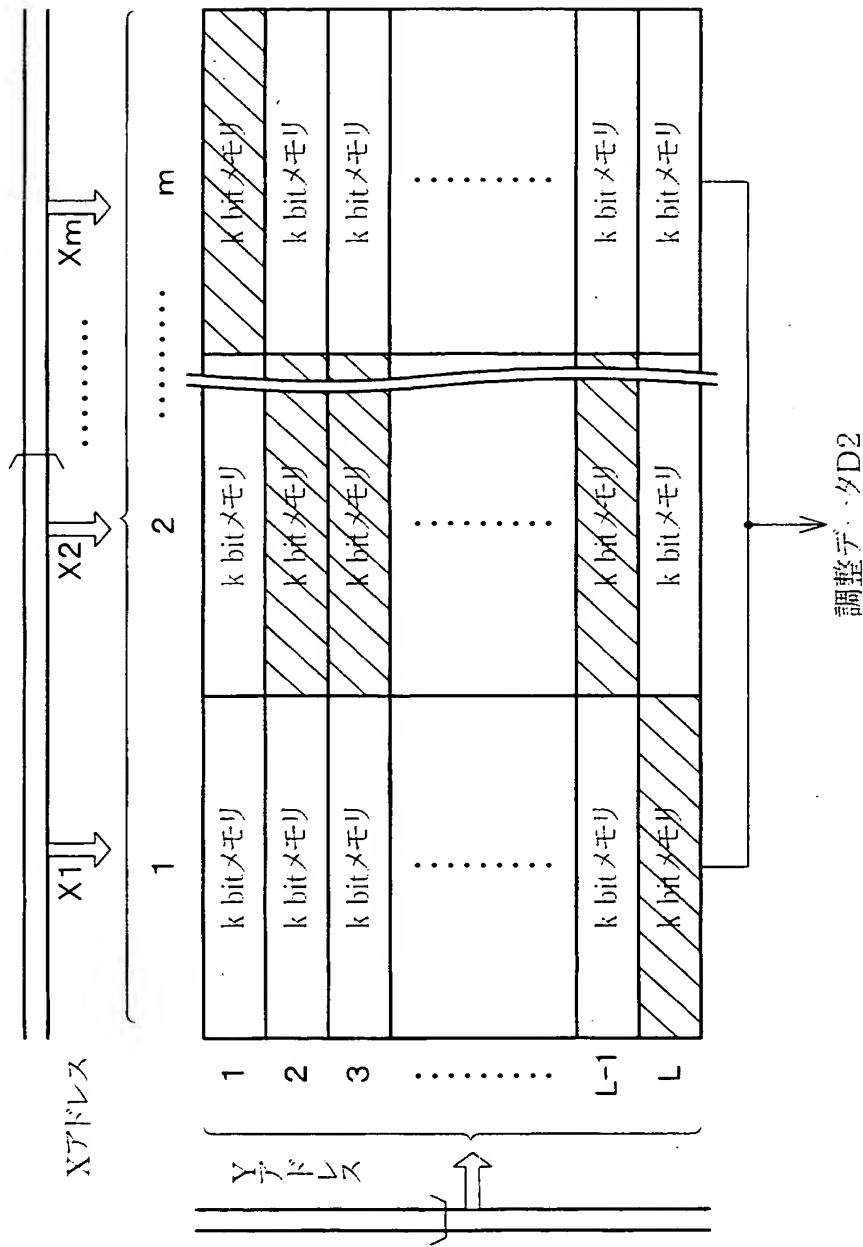
【図 38】



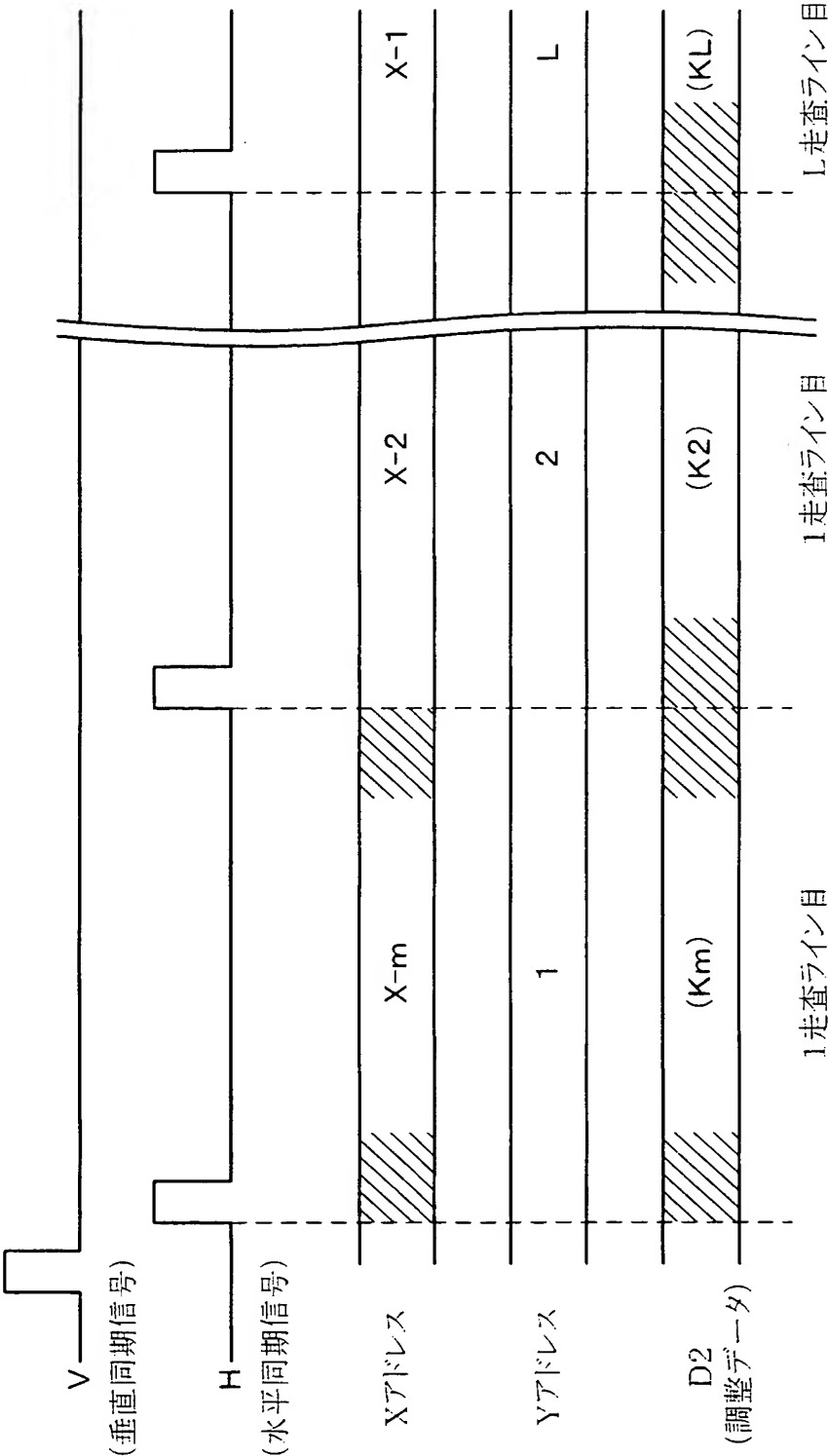
【図 39】



【図 40】

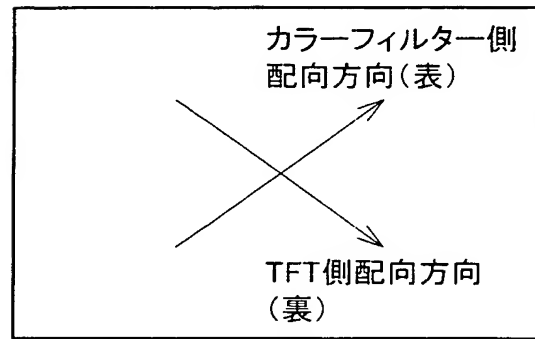


【図 41】

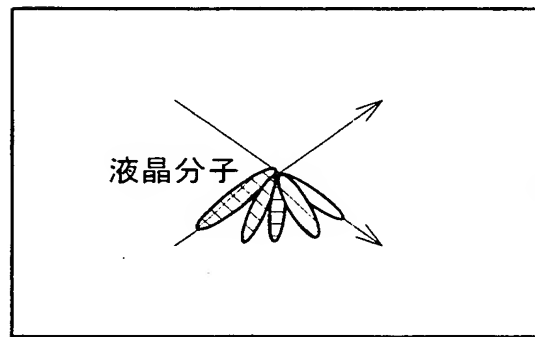


【図 42】

(a)

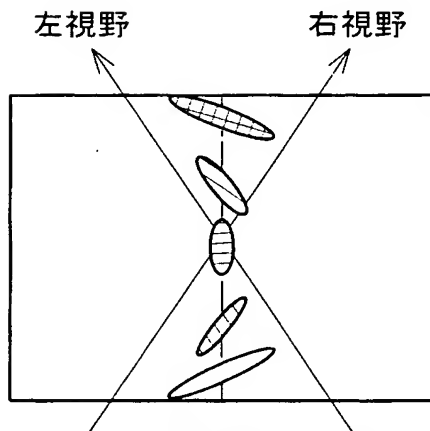


(b)



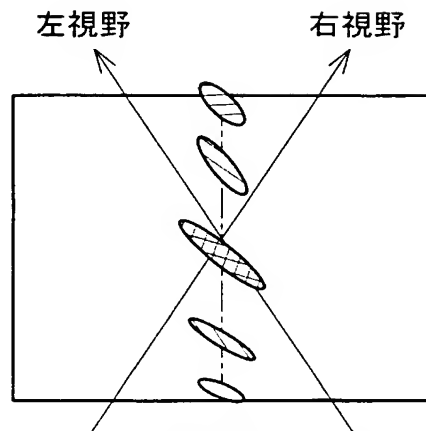
液晶配向(上面)

(c)



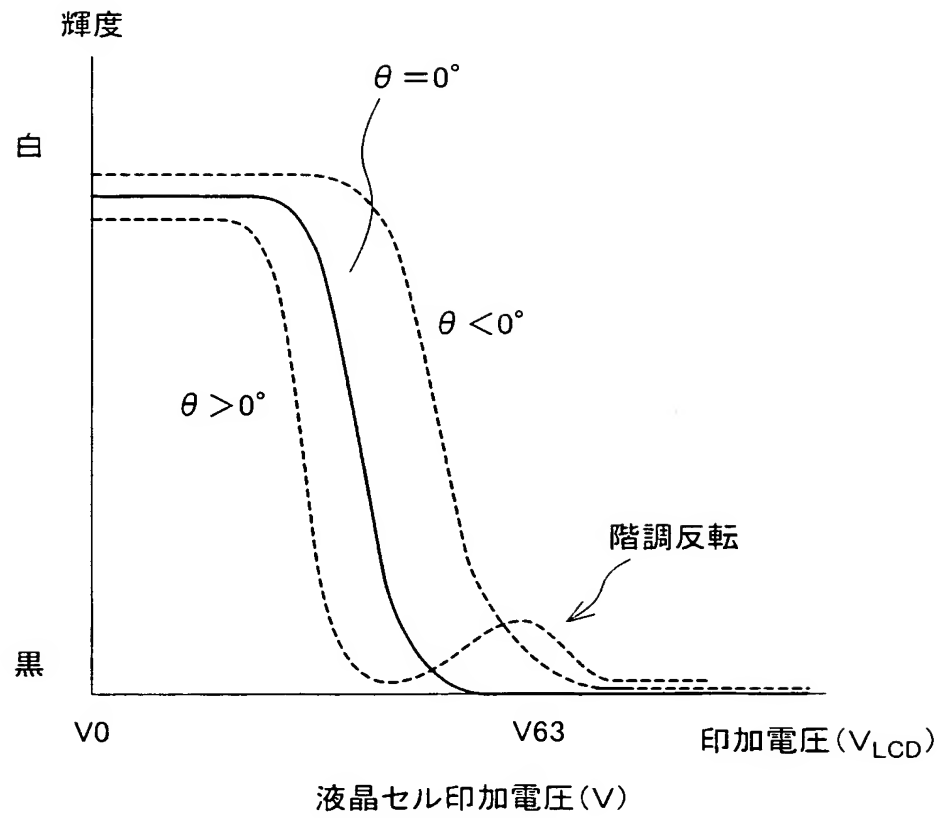
液晶配向(上面)

(d)



液晶配向(上面)

【図 4 3】



【書類名】 要約書

【要約】

【課題】 適切に広視野角表示ができるようにする。

【解決手段】 液晶表示装置は、複数のゲートライン 2 5、およびこれらゲートライン 2 5 と交差するように設けられた複数のソースライン 2 4 を有し、これら両線の各交差部に対応した画素毎に、画素電極 2 1 と対向電極（共通電極） 7 と液晶層とを有する画素容量 2 2 が形成される。液晶層の液晶分子は、液晶パネル全体として配向方向がランダムであり、かつ液晶層を挟持する基板と垂直な方向においてほぼ一定のツイスト角を示す。この液晶表示装置において、対向電極（共通電極） 7 に共通電極電圧を供給するとともに、この共通電極電圧を調整可能な V c o m 調整回路 2 6 を備えている。

【選択図】 図 1

特願 2 0 0 2 - 3 5 8 4 2 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 0 4 9]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名

シャープ株式会社